وزارت علوم، تحقیقات و فناوری
دانشگاه جیرفت

سیستمهای دیجیتال ۱

جلسه ۱۳

مدرس: دکتر محمد هاشمی‌نژاد

محتوای درس

- خانواده TTL
- ولتاژ و جریان TTL
- سایر مشخصات TTL
- خانواده CMOS
- خانواده ECL
- مقایسه خانواده گیت های منطقی
- رابط خانواده های منطقی

وزارت علوم، تحقیقات و فناوری
دانشگاه جیرفت

مقدمه

- گیت های منطقی (SSI)،مدارات منطقی ترکیبی (MSI)و ریزپردازنده ها (LSI)توسط شرکت های متعددی در دنیا تولید می شوند .
- سه خانواده معروف آی سی های منطقی :

- TTL (Transistor–Transistor Logic)
- CMOS (Complementary Metal Oxide Semiconductor)
- ECL (Emitter-Coupled Logic)

- در هر خانواده چندین زیرخانواده هم وجود دارد .
- هر خانواده محدوده ولتاژ و جریان، سرعت کاری، محدوده دمای کاری و مصرف توان متفاوت دارد .

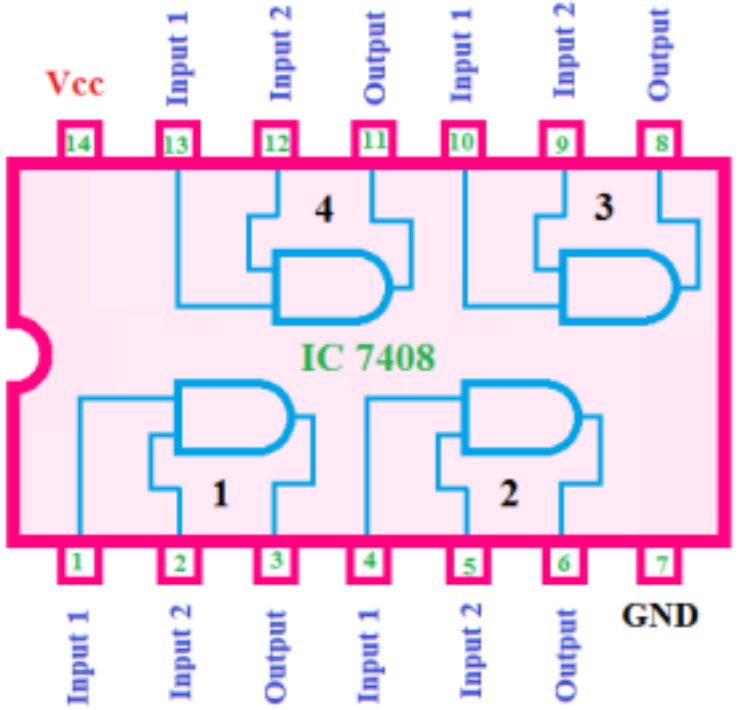
مقدمه

- پارت نامبر یک المان مشخص اغلب در میان تولیدکنندگان مختلف یکسان است.
- توسط پیشوند ، میانوند و پسوند سایر مشخصات آی سی هم ذکر می شود

S 74 F 08 N

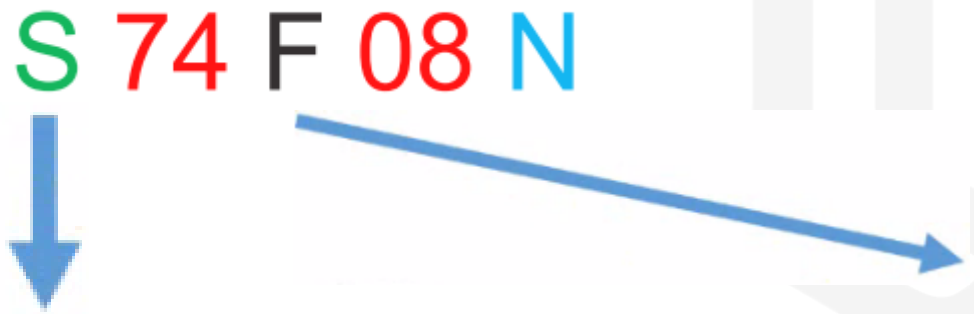
پارت نامبر :خانواده و عملکرد آی سی را تعیین می کند .

- ❖سری ۷۴ برای کاربردهای عمومی و تجاری
- ❖سری ۵۴ برای کاربردهای نظامی



مقدمه

- پارت نامبر یک المان مشخص اغلب در میان تولیدکنندگان مختلف یکسان است.
- توسط پیشوند ، میانوند و پسوند سایر مشخصات آی سی هم ذکر می شود



- Manufacturer

S : Signetics
DM: National Semiconductor
SN : Texas Instruments

- Subfamily

F: FAST TTL
L: Low Power TTL
H: High Speed TTL

مقدمه

- پارت نامبر یک المان مشخص اغلب در میان تولیدکنندگان مختلف یکسان است.
- توسط پیشوند ، میانوند و پسوند سایر مشخصات آی سی هم ذکر می شود

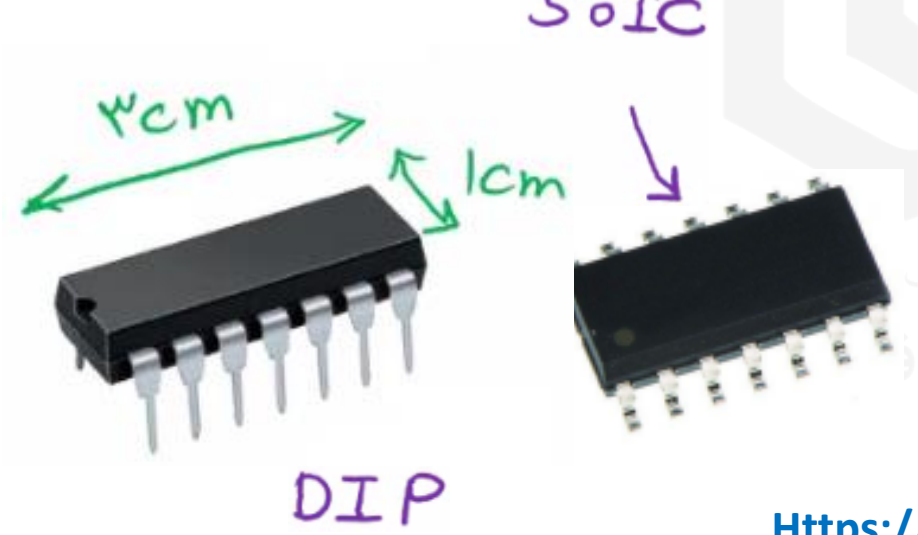
S 74 F 08 N

- Packaging

N: Plastic Dual-in-line (DIP)

D: Surface-mounted SO Plastic

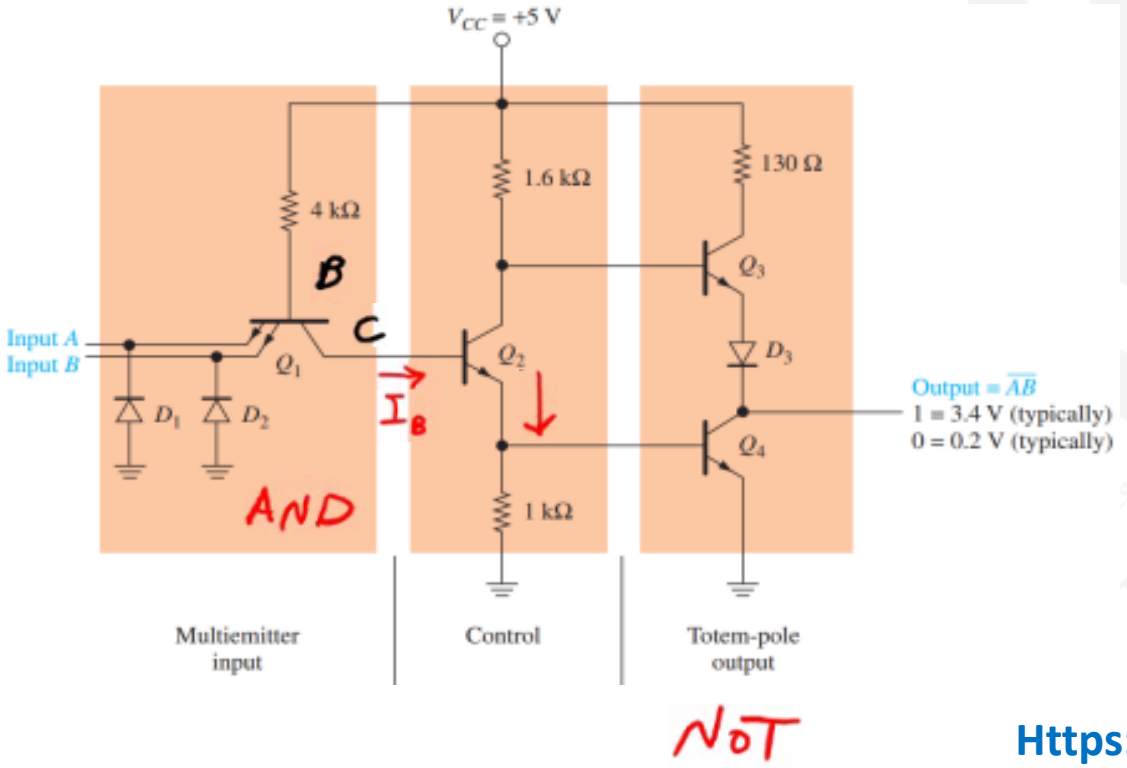
W: Ceramic Flatpack



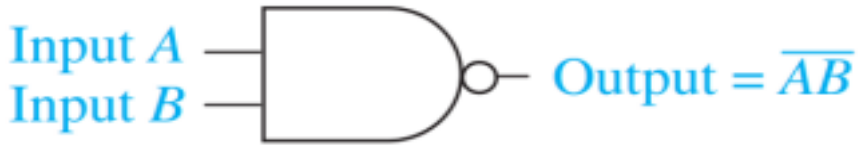
Https://www.drisnet.com

خانواده TTL

- در خانواده TTL با استفاده از ترانزیستورهای دوقطبی (BJT) گیت منطقی ساخته می شود.
- آی سی های سری ۷۴XX معروف ترین المان های منطقی TTL را تشکیل می دهند .
- مدار داخلی ۷۴۰۰



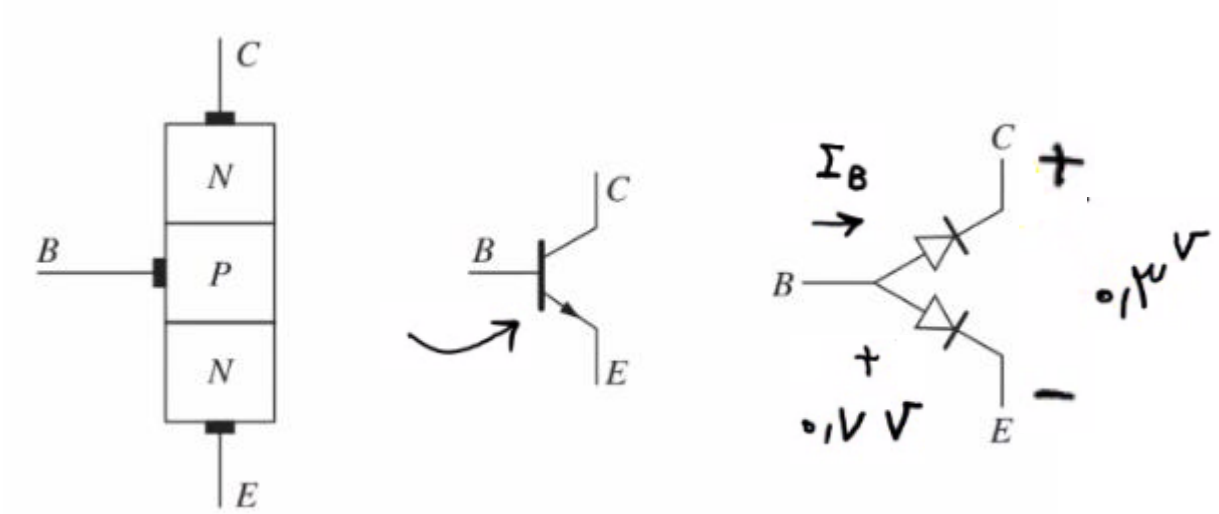
- ترانزیستور اول نقش گیت AND را دارد .
- ترانزیستور دوم تقویت کننده جریان است .
- دارای خروجی pole-Totem



Https://www.drisnet.com

خانواده TTL

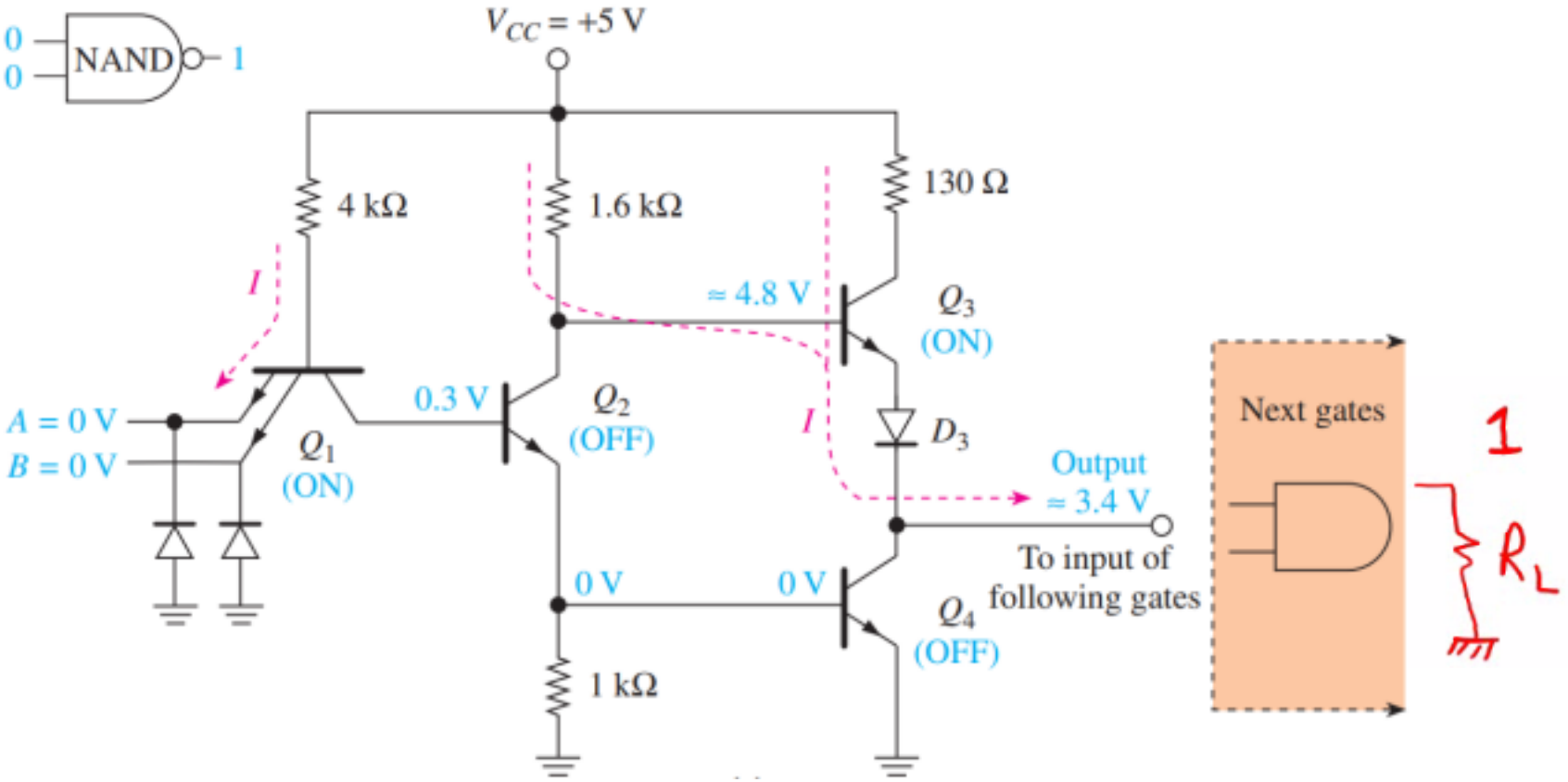
- از ترانزیستور به عنوان سوئیچ های الکترونیکی استفاده می شود.
- با اعمال ولتاژ مناسب به پایه بیس، اتصال کلکتور–امیتر باز و بسته می شود.



دانشگاه جیرفت

خانواده TTL

- وضعیت آی سی در زمانی که ورودی ها صفر منطقی هستند :

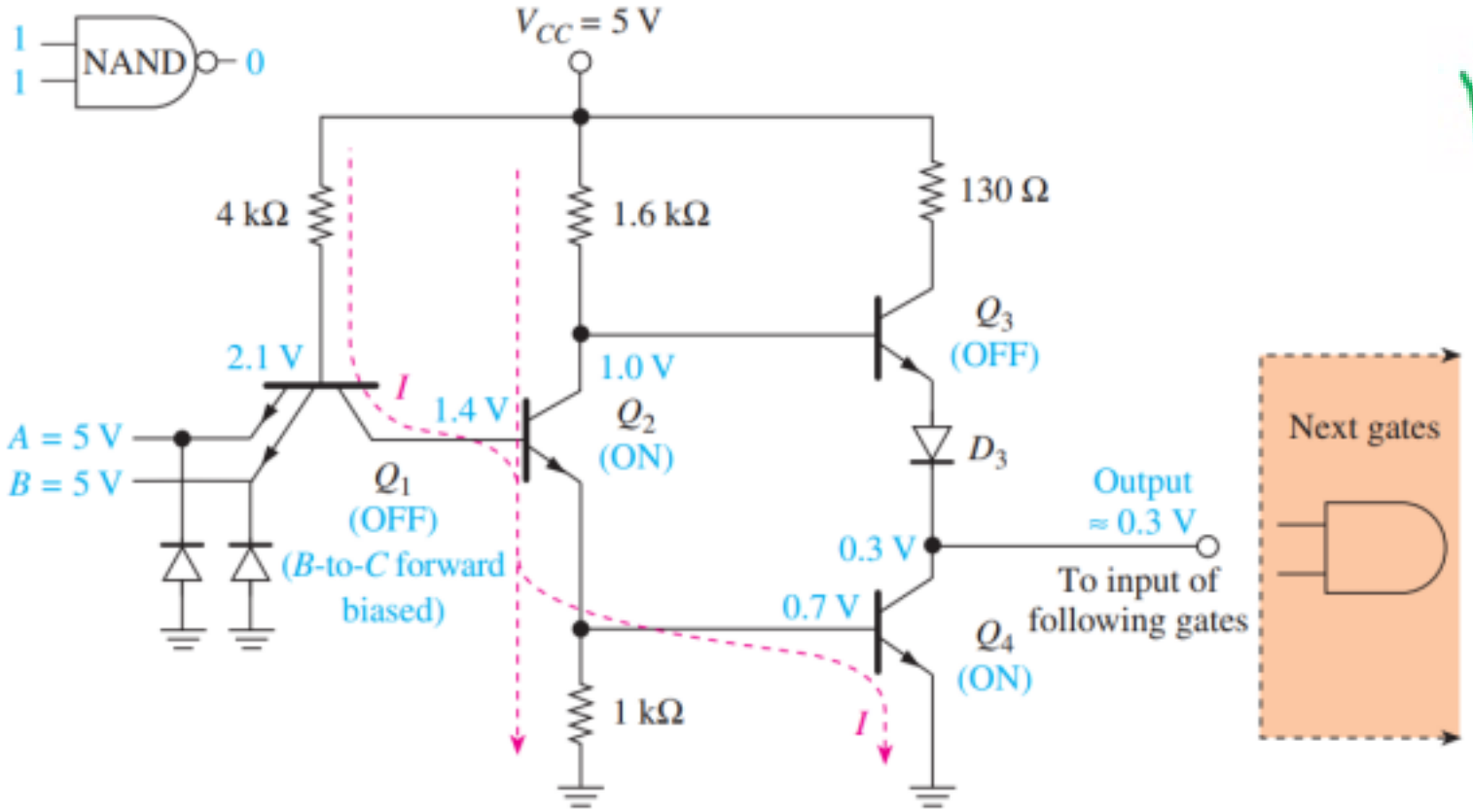


Https://www.drisnet.com

خانواده TTL

- وضعیت آی سی در زمانی که ورودی ها یک منطقی هستند :

$$V_o = V_{cc} - 1.6\ I$$



Https://www.drisnet.com

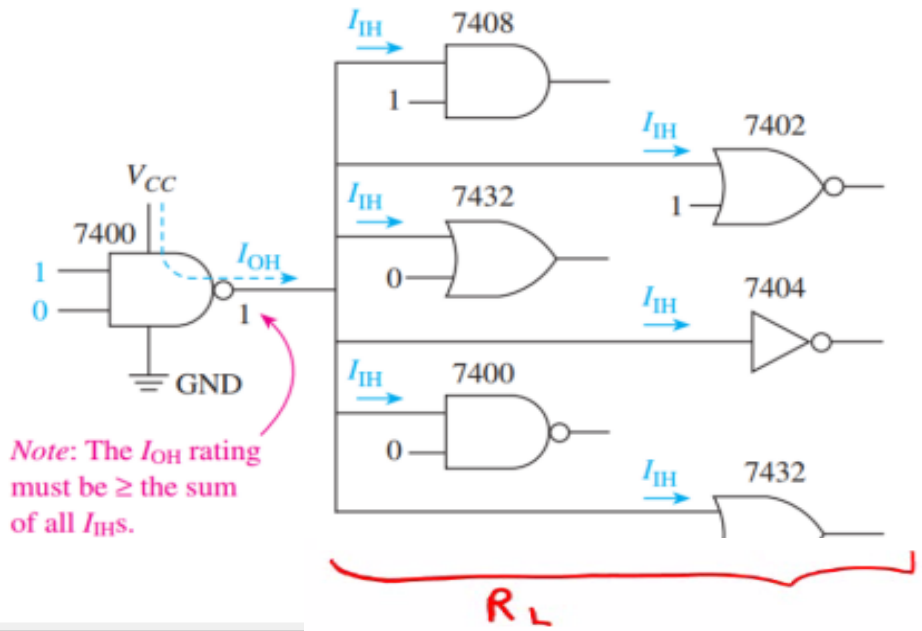
ولتاژ و جریان TTL

- در عمل ۰ و ۱ منطقی به ترتیب معادل با ۰ ولت و ۵ ولت نیستند .
- هر چه به یک گیت، بارهای خروجی بیشتری متصل شود، ولتاژ خروجی آن کمتر و کمتر می شود .
- نتیجه :هر تعداد بار خروجی را نمی توان به یک گیت متصل کرد .
- پارامتر: fan-out حداکثر تعداد گیت ها با زیرخانواده

مشابه که می توان به خروجی گیت به صورت موازی

متصل کرد، بدون اینکه جریان خروجی گیت بیشتر

از مقدار نامی آن شود .



Https://www.drisnet.com

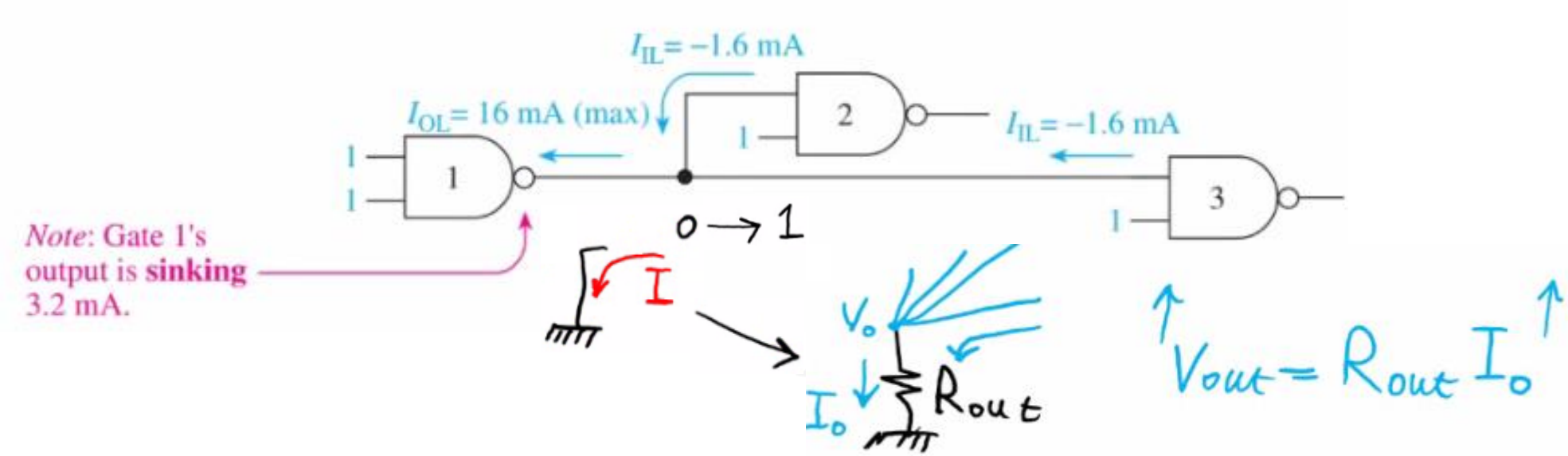
ولتاژ و جریان TTL

- Fan-out اغلب گیت های منطقی سری ۷۴ برابر با ۱۰ است .
- برای تعیین out-fan یک گیت منطقی باید میزان جریان کشی گیت های متصل به خروجی آن و میزان حداکثر جریان قابل تولید توسط آن مشخص باشد.
- I_{OH} حداکثر جریان قابل تولید در شرایطی که خروجی گیت HIGH است.
- I_{IH} حداکثر جریان کشیده شده از ورودی های منطقی در شرایطی که HIGH باشند.
- I_{OH} و I_{IH} برای آی سی ۷۴۰۰ به ترتیب ۴۰۰ و ۴۰ میکروآمپر است
- I_{OL} و I_{IL} نیز برای آی سی ۷۴۰۰ به ترتیب ۱۶ و 1.6 میلی آمپر است .

$$F = \min\left(\frac{I_{OH}}{I_{IH}}, \frac{I_{OL}}{I_{IL}}\right)$$

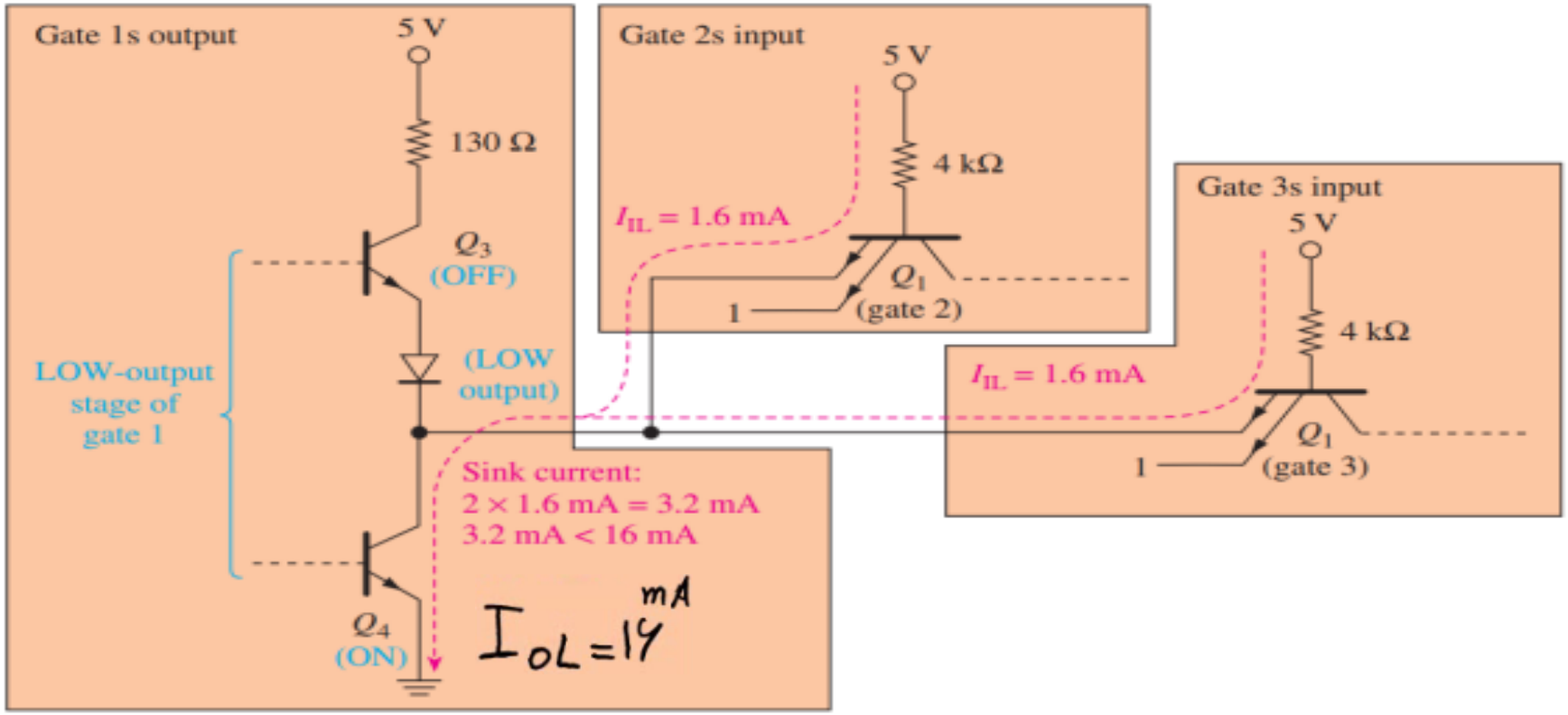
ولتاژ و جریان TTL

- اگر خروجی HIGH باشد، جریان خروجی Source و اگر LOW باشد جریان خروجی Sink است .
- در حالت Sink، اضافه شدن بارهای بیشتر ولتاژ خروجی را بیشتر می کند اما همچنان صفر منطقی است مادامی که به حد out-fan نرسیم.



ولتاژ و جریان TTL

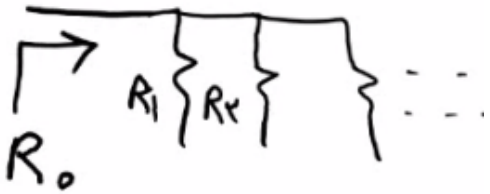
- اگر خروجی HIGH باشد، جریان خروجی Source و اگر LOW باشد جریان خروجی Sink است .

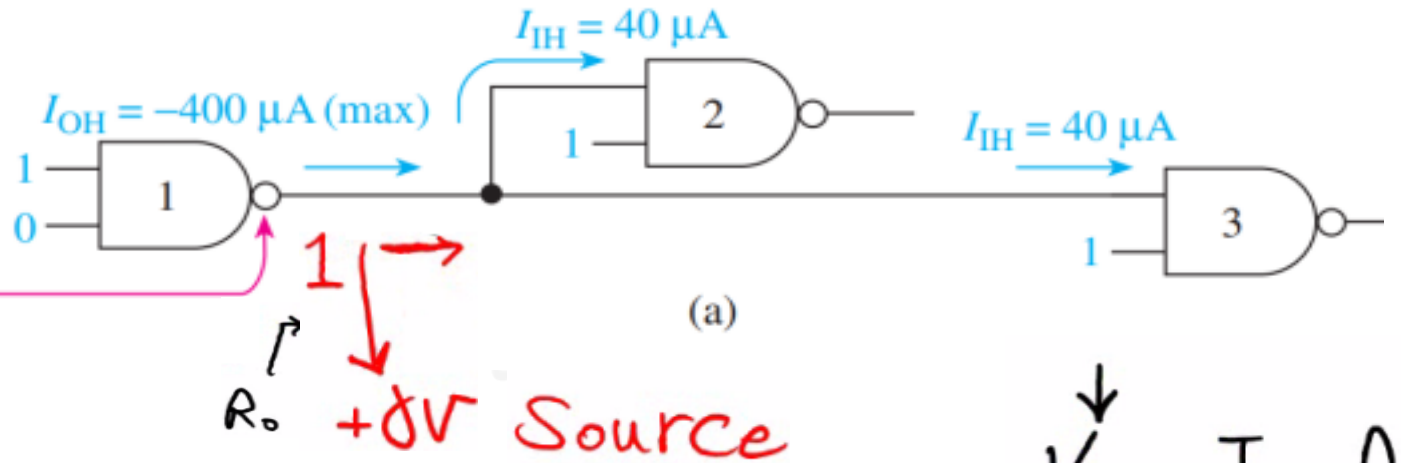


ولتاژ و جریان TTL

- اگر خروجی HIGH باشد، جریان خروجی Source و اگر LOW باشد جریان خروجی Sink است .

- در حالت Source، اضافه شدن اضافه شدن بارهای بیشتر ولتاژ خروجی را کمتر می کند اما همچنان یک منطقی است مادامی که به حد fan-out نرسیم .



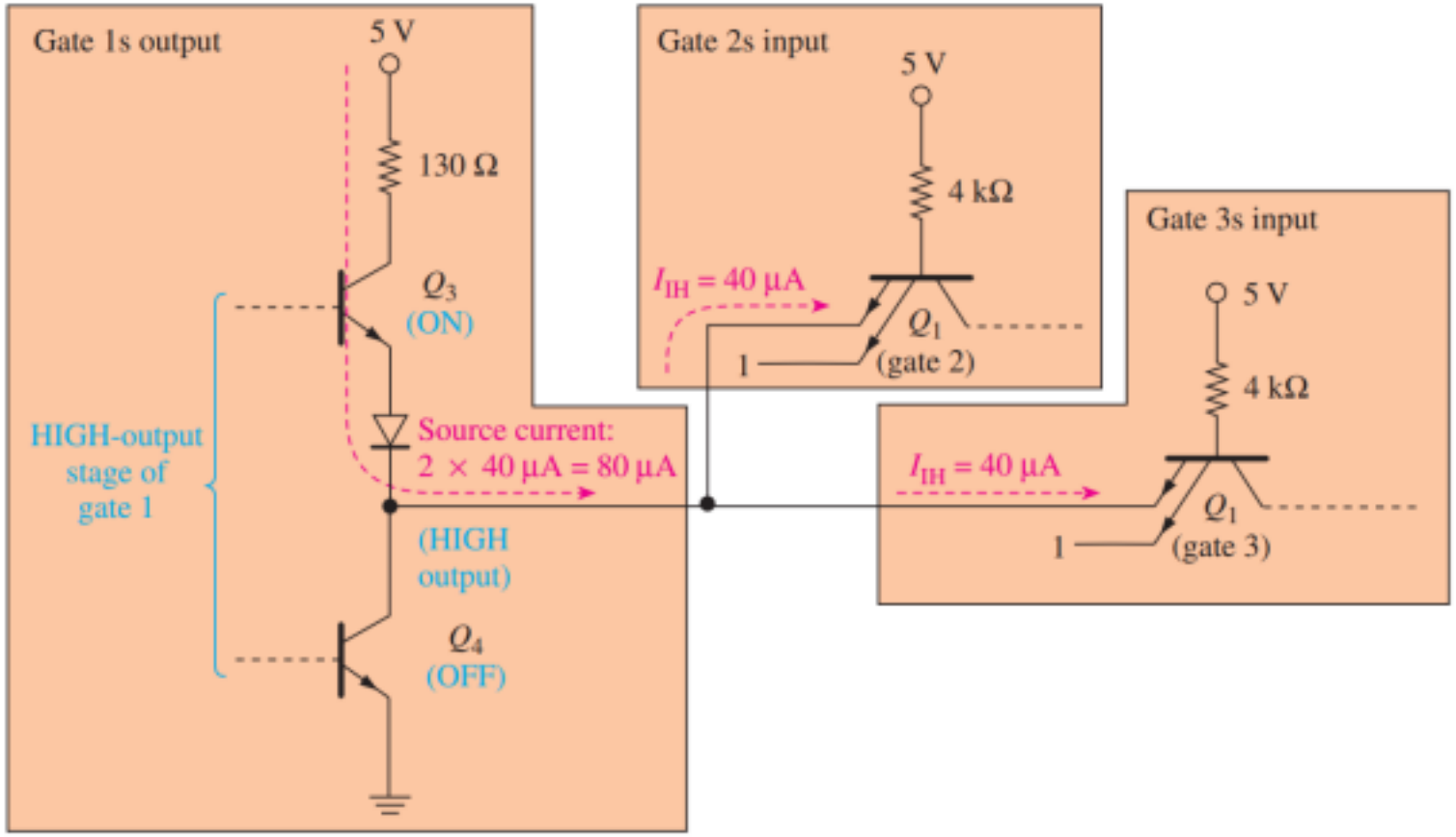


$$R_0 = \frac{R_1}{N}$$

$$V_0 = I_{OH} R_0$$

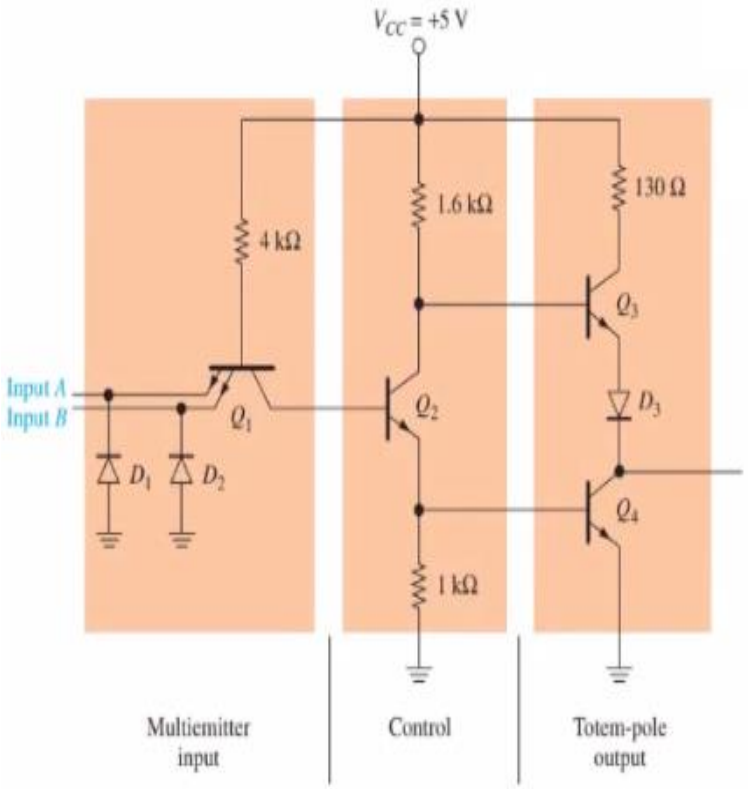
ولتاژ و جریان TTL

- اگر خروجی HIGH باشد، جریان خروجی Source و اگر LOW باشد جریان خروجی Sink است .



ولتاژ و جریان TTL

- صفر و یک منطقی هر کدام یک بازه مشخصی از ولتاژها در ورودی و خروجی رانشان می دهند.
- ولتاژ CE در حالت روشن بودن ترانزیستور: ۰/۲ تا ۰/۴ ولت
- ولتاژ BE در حالت روشن بودن ترانزیستور: حدود ۰/۷ ولت

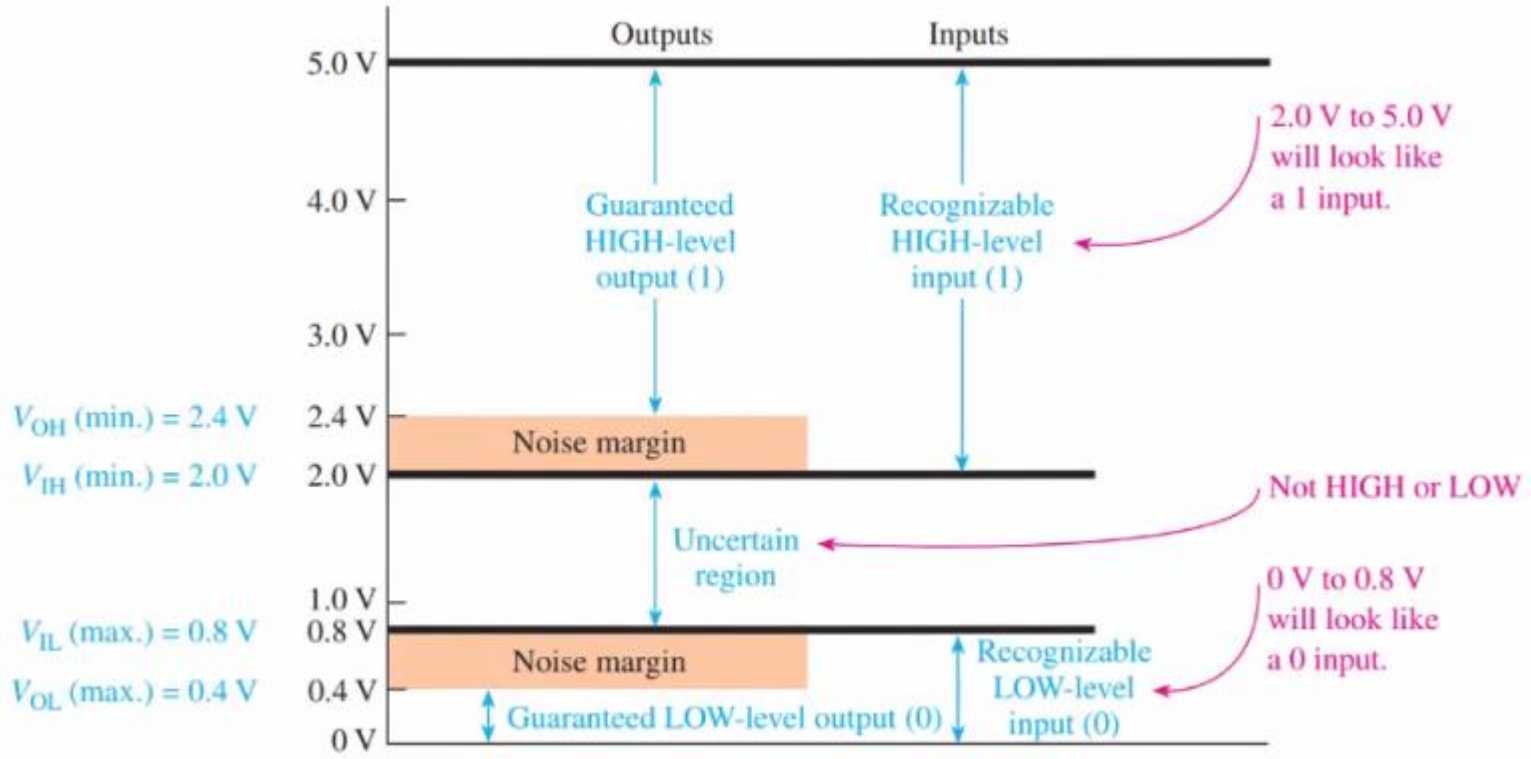


- خروجی صفر منطقی: Q۴ روشن
- خروجی یک منطقی: Q۴ خاموش
- تغییر بار هم منجر به تغییر ولتاژ خواهد شد .

Https://www.drisnet.com

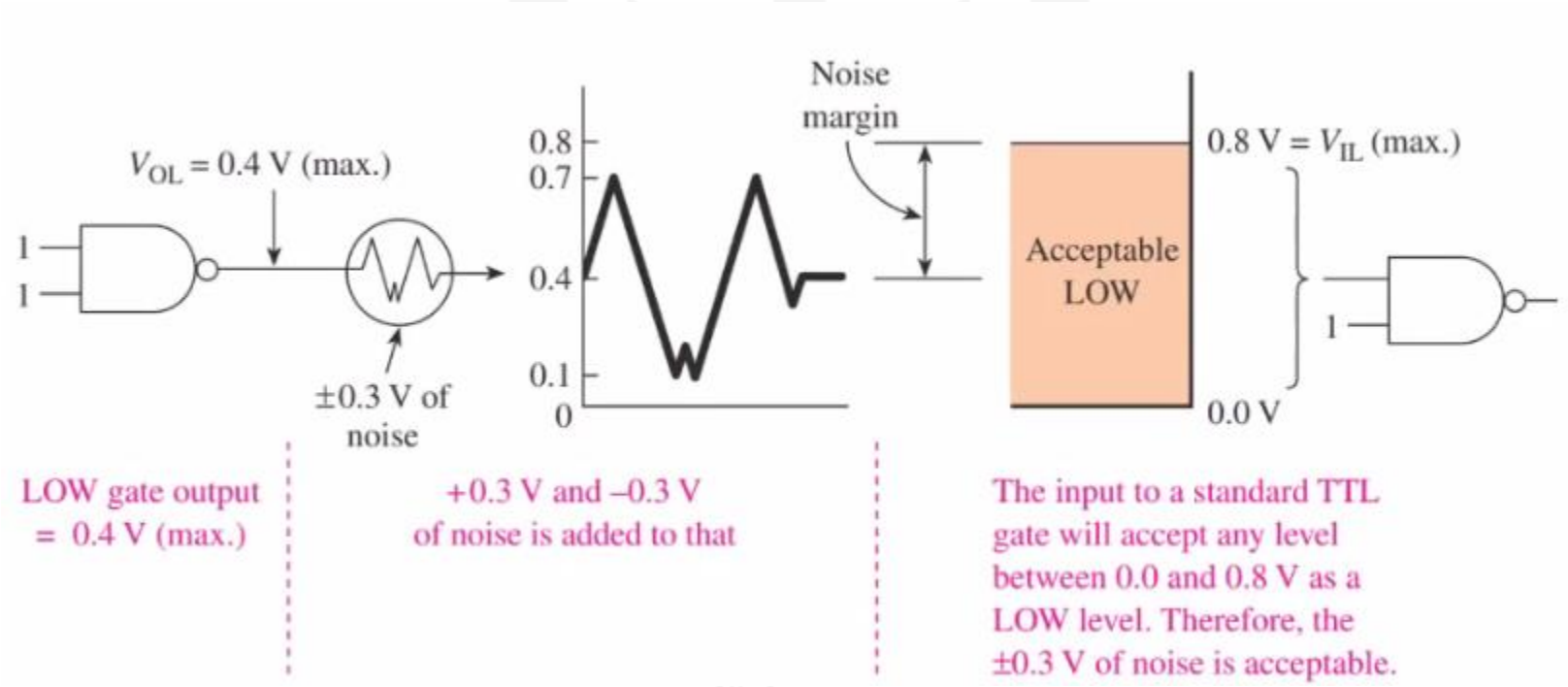
ولتاژ و جریان TTL

- سطوح ولتاژ در TTL



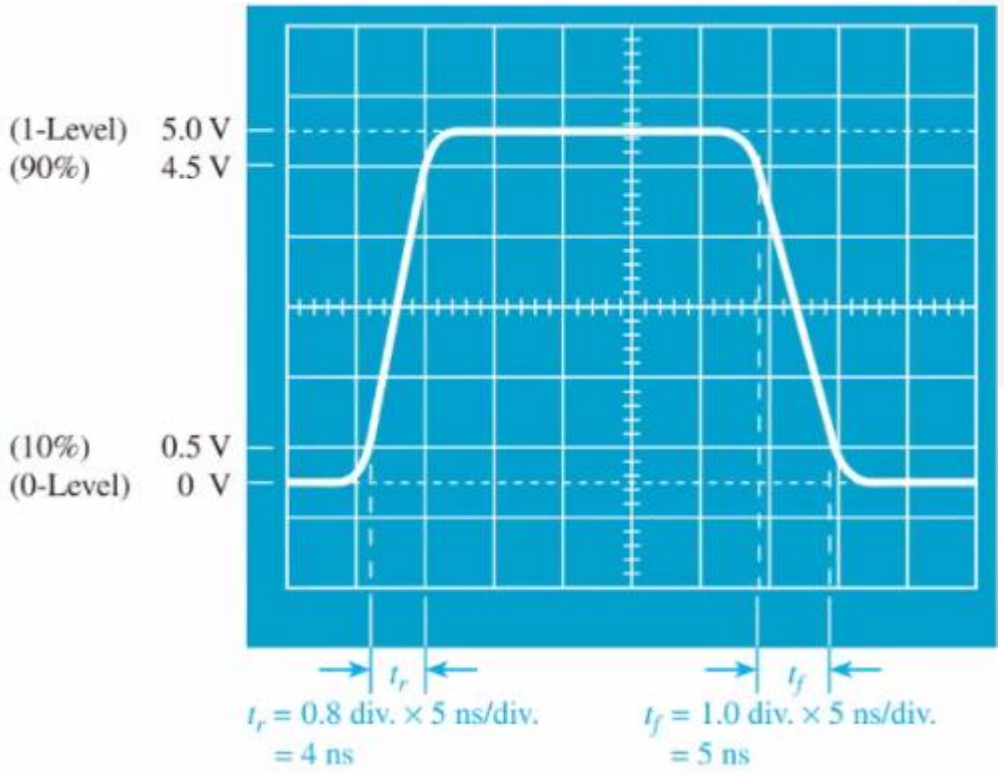
ولتاژ و جریان TTL

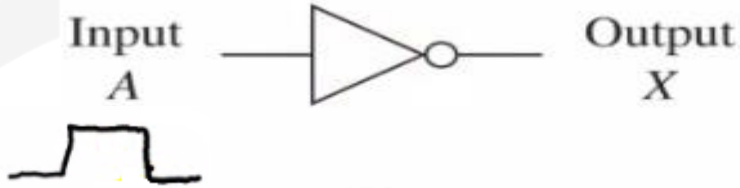
- بازه تعریف شده برای ولتاژ ورودی و خروجی باعث امنیت بیشتر در مقابل نویز خواهد شد.



سایر مشخصات TTL

- در عمل تغییر سطح منطقی به صورت آنی انجام نمی شود و زمان کوچکی طول خواهد کشید .
- زمان صعود :تغییر دامنه ولتاژ از ۱۰ به ۹۰ درصد
- زمان سقوط :تغییر دامنه ولتاژ از ۹۰ به ۱۰ درصد



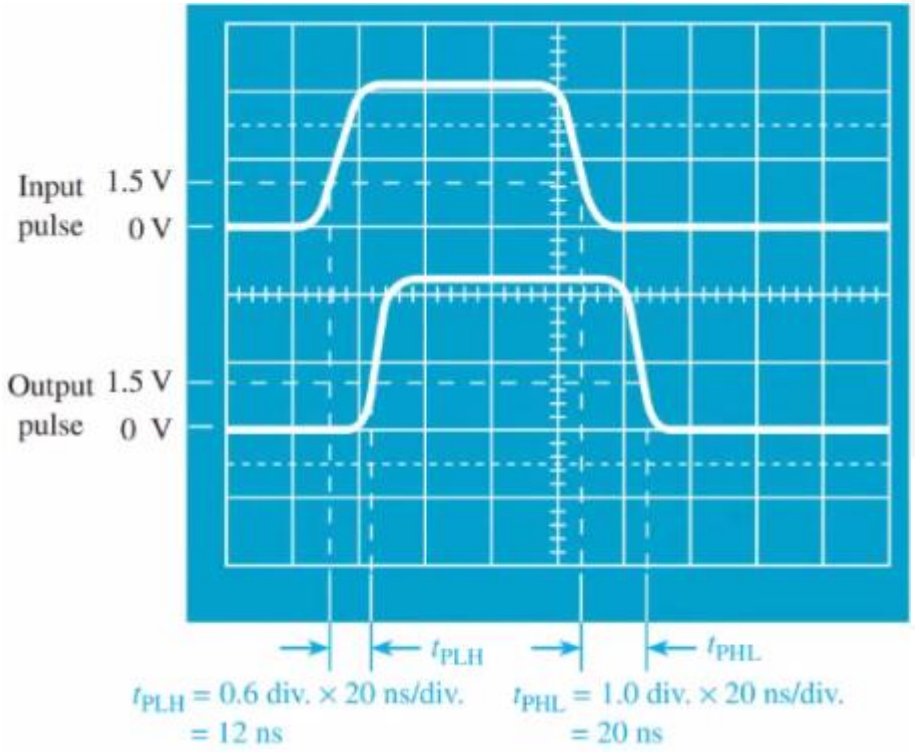


Input A	Output X
0	1
1	0

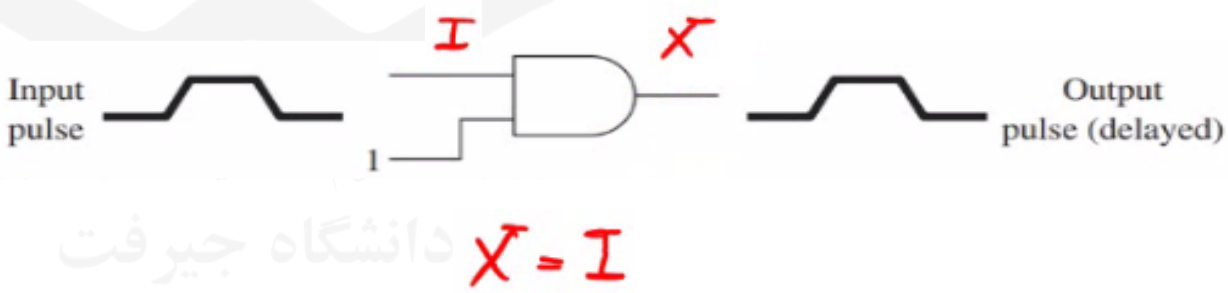
Https://www.drisnet.com

سایر مشخصاتTTL

- تاخیر انتشار :اختلاف زمانی بین ورودی و خروجی گیت در یک دامنه ثابت

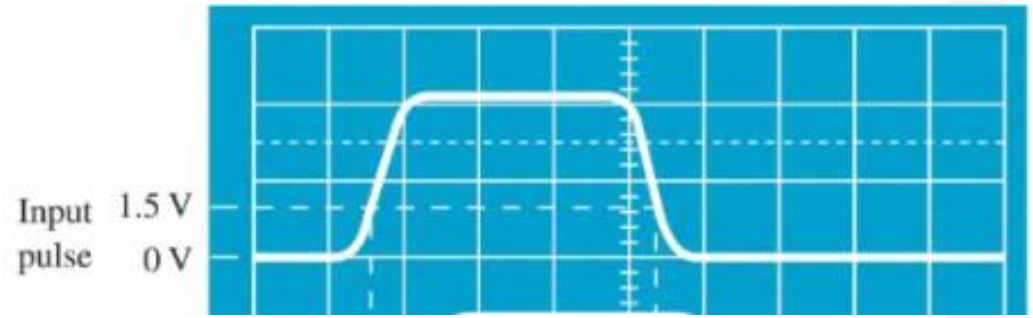


- t_{PLH} :تاخیر در تغییر سطح صفر به یک منطقی
- t_{PHL} :تاخیر در تغییر سطح یک به صفر منطقی
- تاخیر کل میانگین دو تاخیر بالا فرض می شود .



سایر مشخصاتTTL

- تاخیر انتشار :اختلاف زمانی بین ورودی و خروجی گیت در یک دامنه ثابت

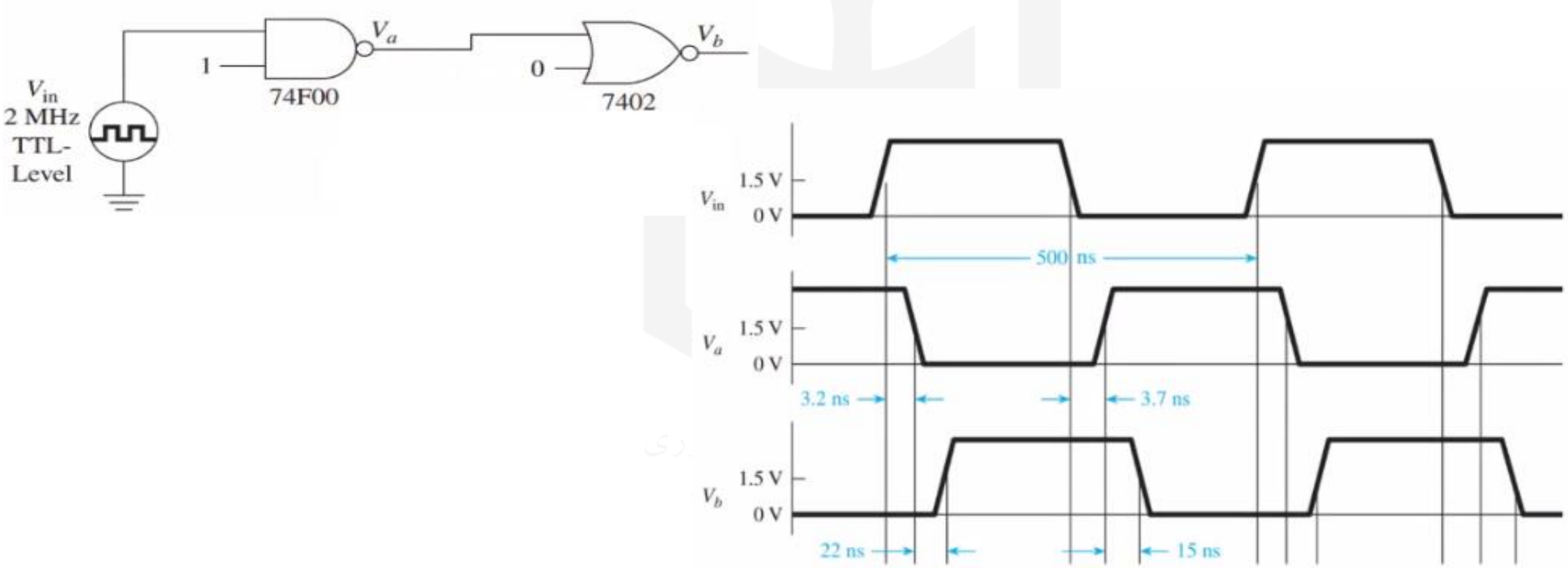


- t_{PLH} :تاخیر در تغییر سطح صفر به یک منطقی
- t_{PHL} :تاخیر در تغییر سطح یک به صفر منطقی
- تاخیر کل میانگین دو تاخیر بالا فرض می شود .

وزارت علوم، تحقیقات و فناوری
دانشگاه جیرفت

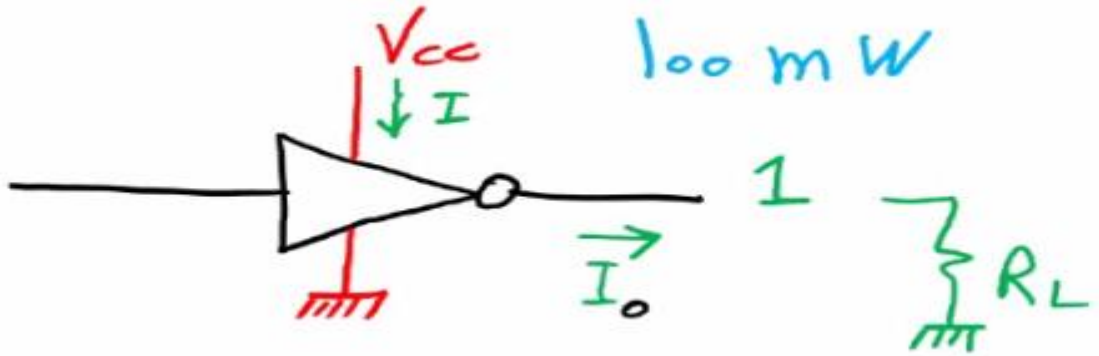
سایر مشخصاتTTL

- اگر چندین گیت پشت سر هم استفاده شوند، تاخیرها جمع خواهند شد .



سایر مشخصاتTTL

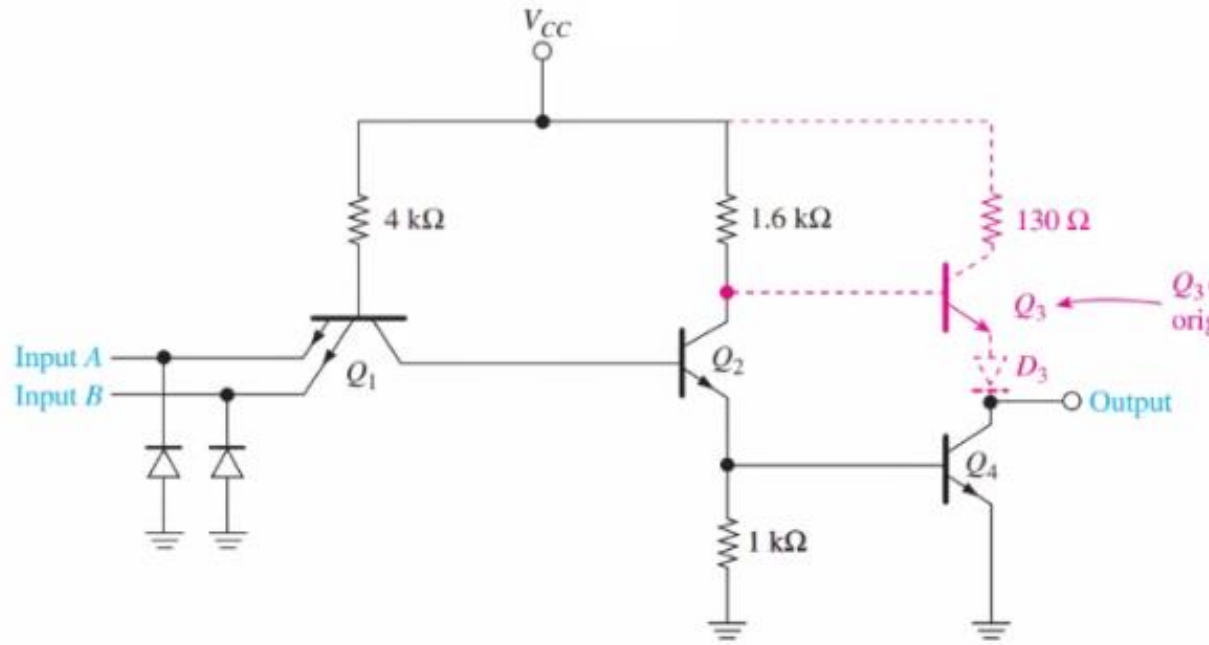
- مشخصه بعدی آی سی های TTL اتلاف توان(Dissipation Power)است.
- توان آی سی معادل توان تولیدشده یا جذب شده توسط منبع تغذیه آن است. اگر خروجی یک منطقی باشد >>تولید توان
- اگر خروجی صفر منطقی باشد >> جذب توان
- مرتبا بین دو حالت LOW و HIGH سوئیچ می کند، توان کل معادل میانگین توان های چون آی سی LOW و HIGH فرض می شود .



$$P = V_{cc} I_o$$

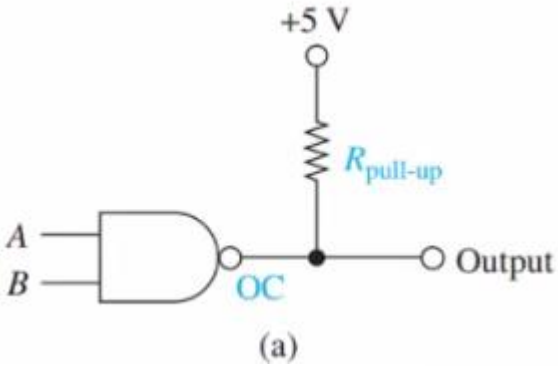
سایر مشخصاتTTL

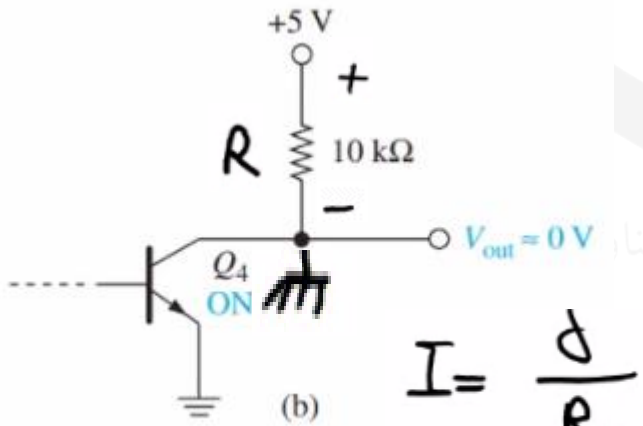
- علاوه بر خروجی pole-Totem ،آرایش دیگر کلکتور باز یا(OC) Collector Openاست.
- اگر خروجی یک منطقی شود، کلکتور ترانزیستور چهارم باز می ماند (شناور می شود).
- خروجی OC قابلیت Source جریان ندارد .



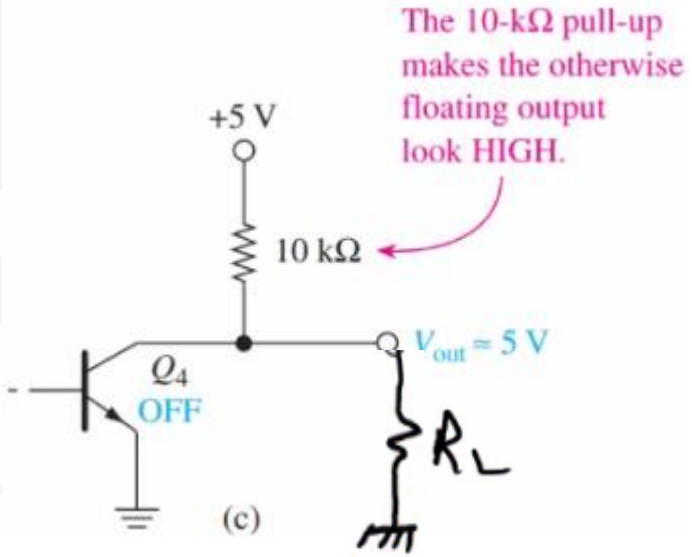
Input		NAND	OC NAND
A	B	X-Output	X-Output
0	0	1	Float
0	1	1	Float
1	0	1	Float
1	1	0	0

- برای دریافت خروجی HIGH در گیت های OC باید یک مقاومت Up Pull اضافه شود.
- مقدار مقاومت بسته به بار گیت و جریان نشتی آن دارد .
- عموما 10 کیلواهم انتخاب می شود .



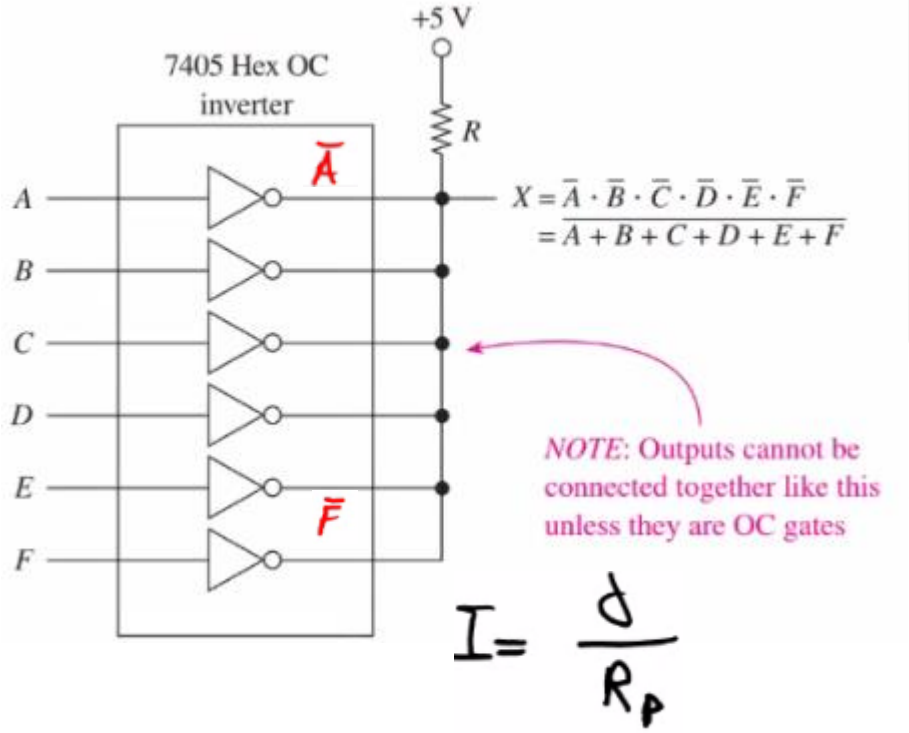


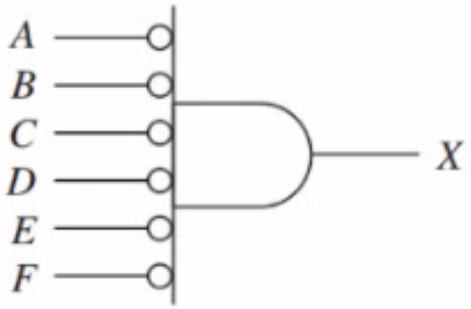
$$I = \frac{V}{R_p}$$

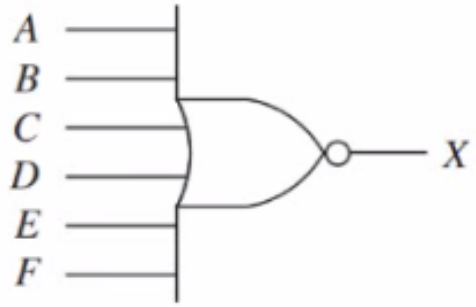


سایر مشخصات TTL

- یکی از کاربردهای مهم گیت های OC ،AND–کردن آنها بدون نیاز به گیت AND است .
- Wired AND: اگر خروجی های چند گیت OC در یک نقطه به همدیگر متصل شوند، سیگنال آن نقطه معادل با AND خروجی های گیت ها است .
- اگر گیت ها TP باشند، چه اتفاقی می افتد؟

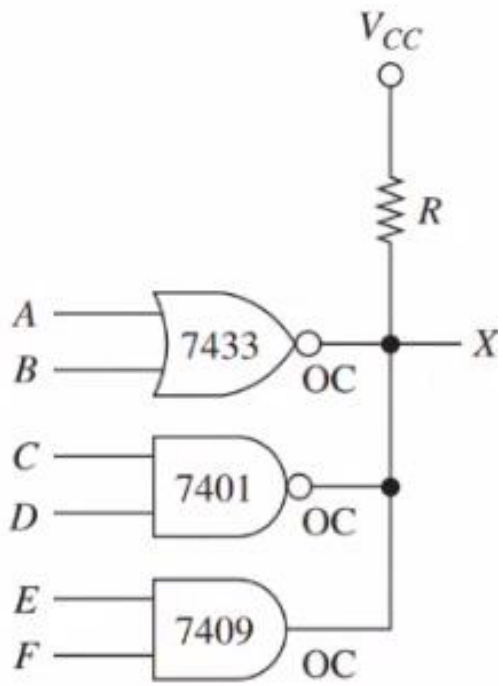


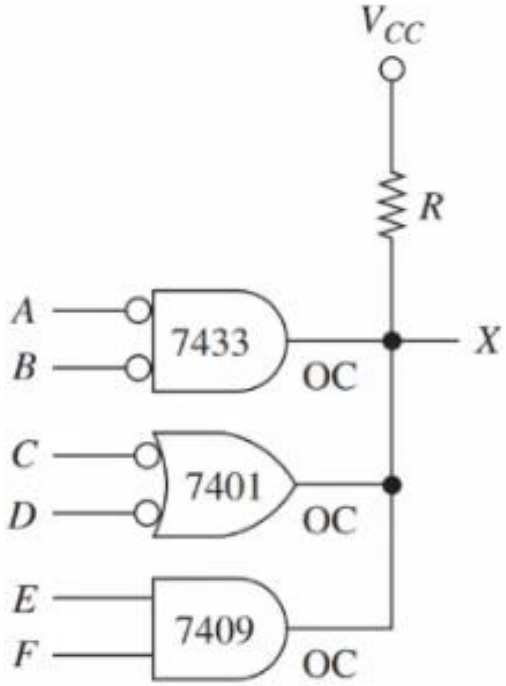




سایر مشخصات TTL

- AND Wired : اگر خروجی های چند گیت OC در یک نقطه به همدیگر متصل شوند، سیگنال آن نقطه معادل با AND خروجی های گیت ها است .





$X_1 = \bar{A}\,\bar{B}$

$X_2 = \bar{C} + \bar{D}$

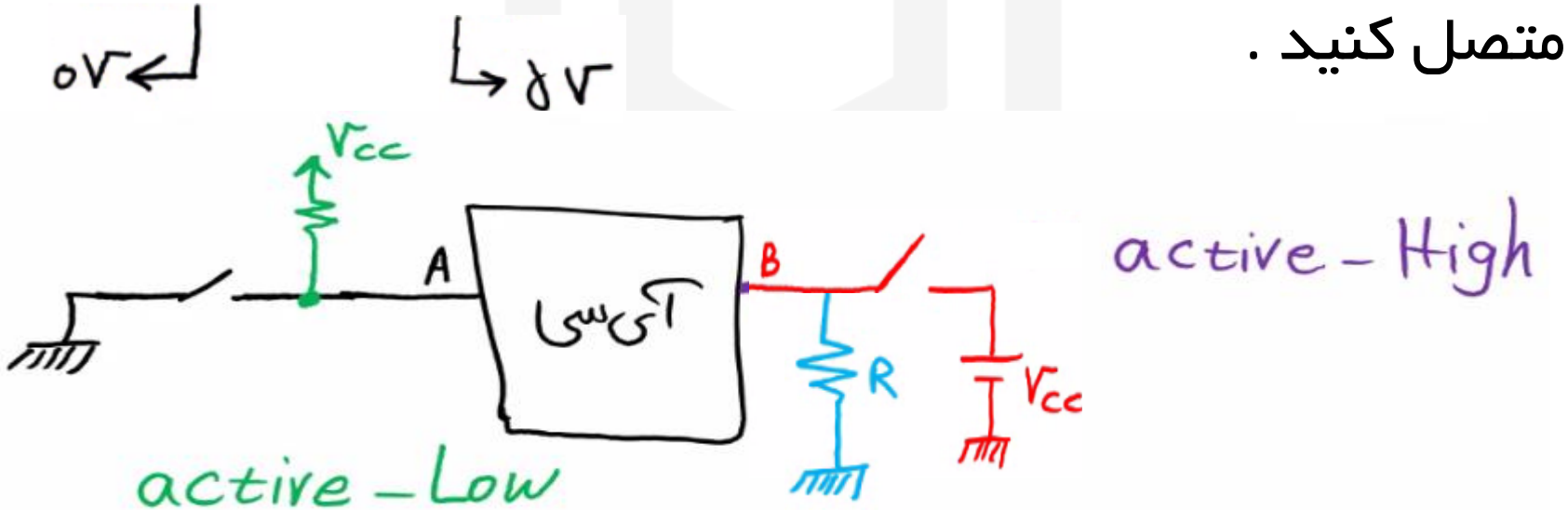
$X_3 = EF$

$X = X_1 X_2 X_3$

$= \bar{A}\,\bar{B}\,(\bar{C} + \bar{D})$

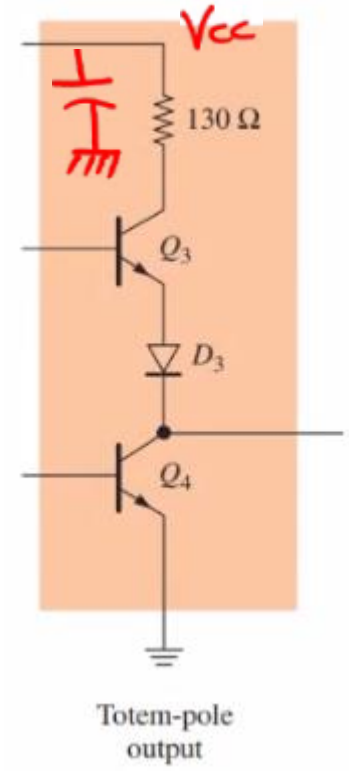
سایر مشخصاتTTL

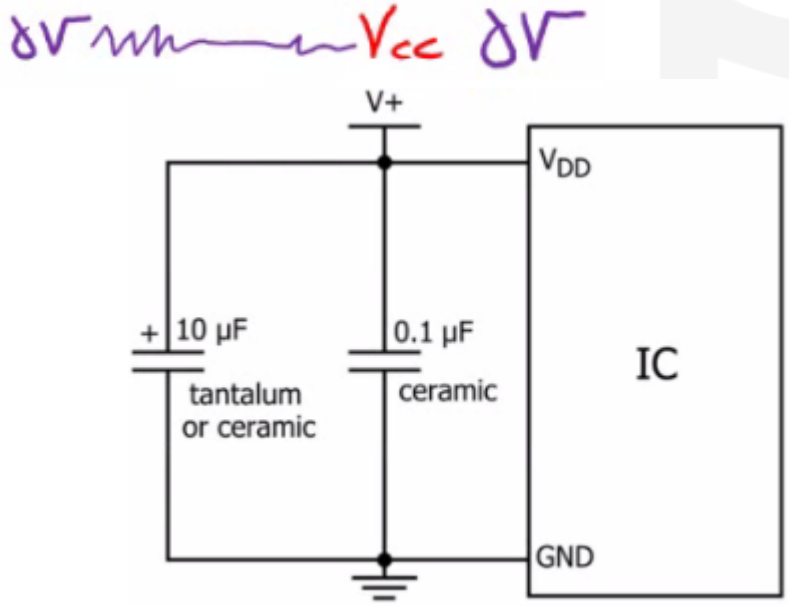
- هیچ یک از پایه های آی سی های منطقی را شناور رها نکنید .
- پایه های شناور تحت تاثیر نویز محیط می توانند باعث تغییرات ناخواسته در خروجی ها بشوند .
- با اتصال مستقیم به زمین یا تغذیه و یا مقاومت های Pull Up یا Pull Down آنها را به سطح ولتاژ مناسب متصل کنید .

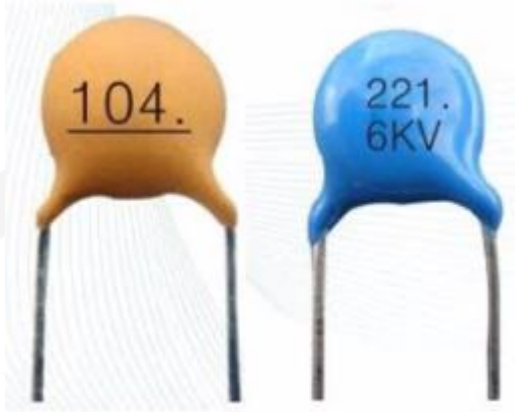


سایر مشخصاتTTL

- برای حذف جریان های جهشی در هنگام تغییر سطح گیت های TP ،از خازن به موازات تغذیه آی سی ها استفاده کنید .
- تغذیه همه آی سی ها دارای خازن باشد.

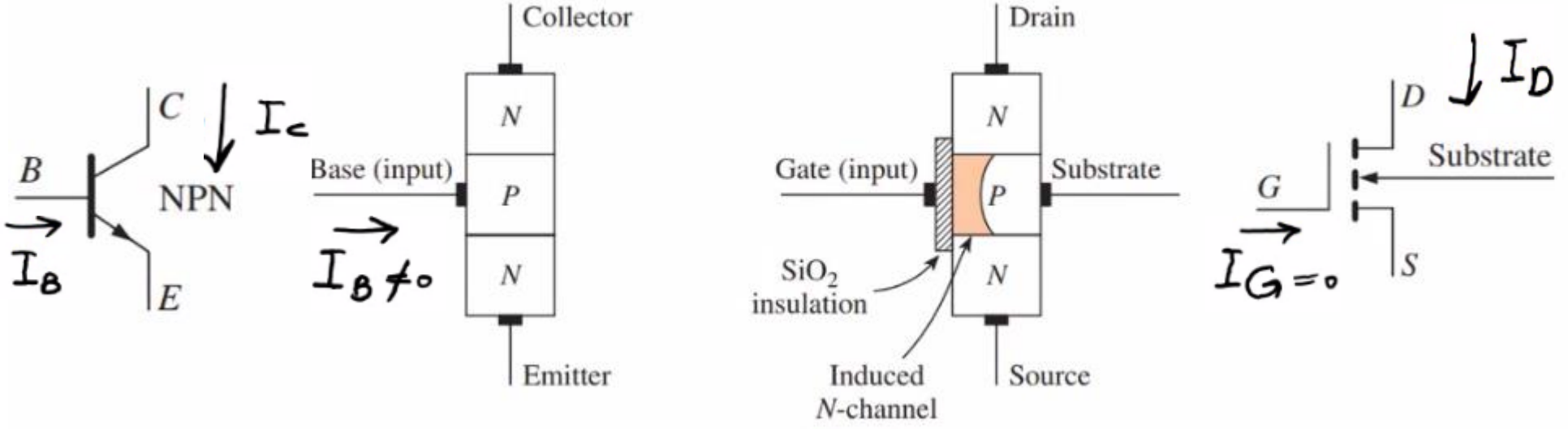






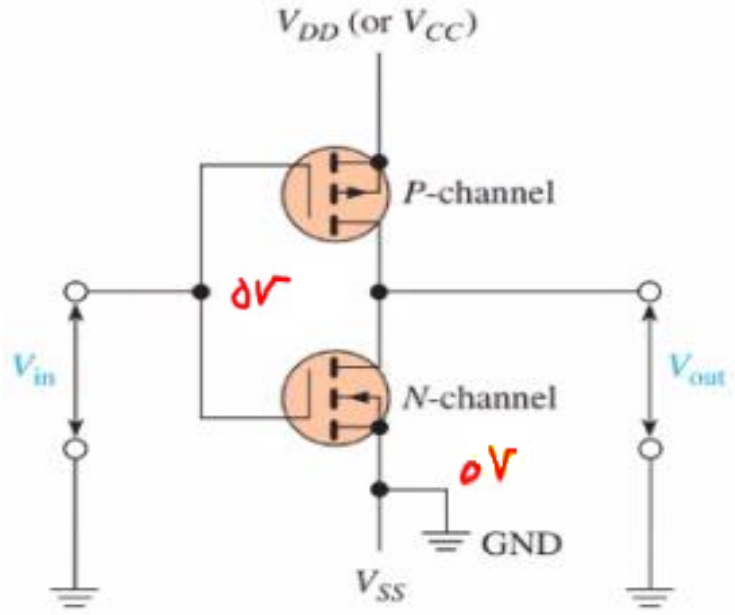
خانوادهCMOS

- در تکنولوژی CMOS از ترانزیستورهای ماسفت برای ساخت ادوات منطقی استفاده می شود .
- مزیت ماسفت :ورودی گیت از بقیه بخش ها ایزوله و درنتیجه جریان ورودی صفر آمپر است.



خانوادهCMOS

- سه خانواده تکنولوژی ماسفت: PMOS، NMOSو CMOS
- استفاده از ماسفت منجر به افزایش شدید چگالی بسته بندی شده است .
- در یک حجم یکسان نسبت به TTL تعداد گیت های بیشتری را می توان پیاده سازی کرد .
- گیت NOT با تکنولوژیCMOS



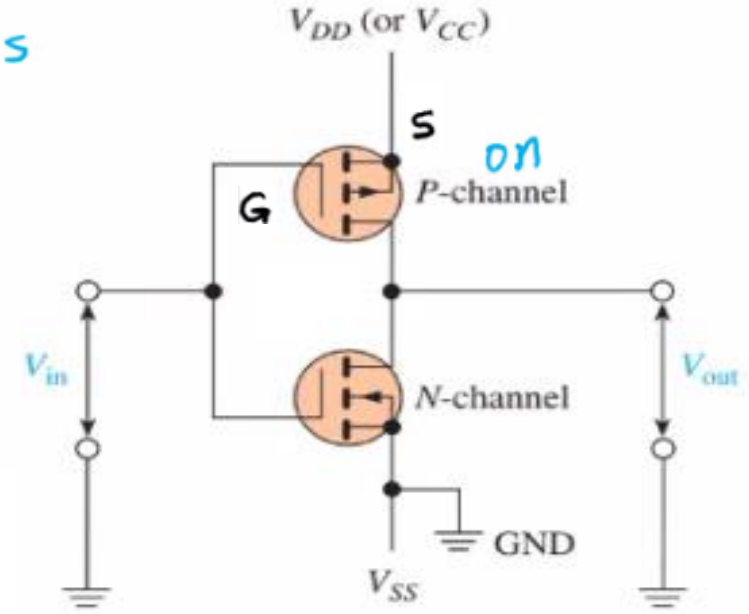
Gate Level[a]	*N*-Channel	*P*-Channel
1	ON	OFF
0	OFF	ON

[a] 1 ≡ V_{DD} (or V_{CC}); 0 ≡ V_{SS} (Gnd).

Https://www.drisnet.com

خانوادهCMOS

- سه خانواده تکنولوژی ماسفت: PMOS، NMOSو CMOS
- استفاده از ماسفت منجر به افزایش شدید چگالی بسته بندی شده است .
- در یک حجم یکسان نسبت به TTL تعداد گیت های بیشتری را می توان پیاده سازی کرد .
- گیت NOT با تکنولوژیCMOS



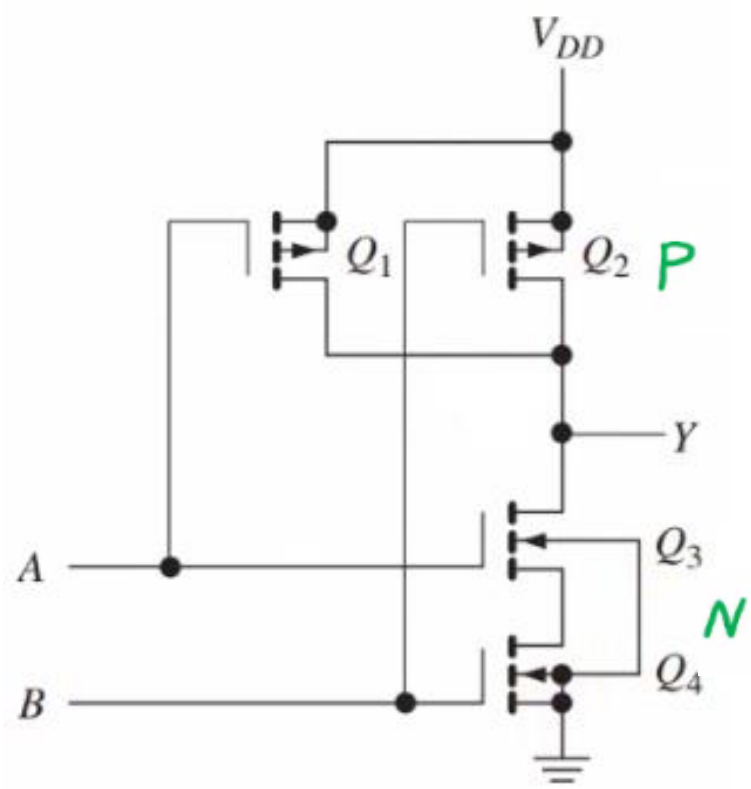
Gate Level[a]	*N*-Channel	*P*-Channel
1	ON	OFF
0	OFF	ON

[a] 1 ≡ V_{DD} (or V_{CC}); 0 ≡ V_{SS} (Gnd).

Https://www.drisnet.com

خانوادهCMOS

- گیتNAND



$Y = \overline{AB}$

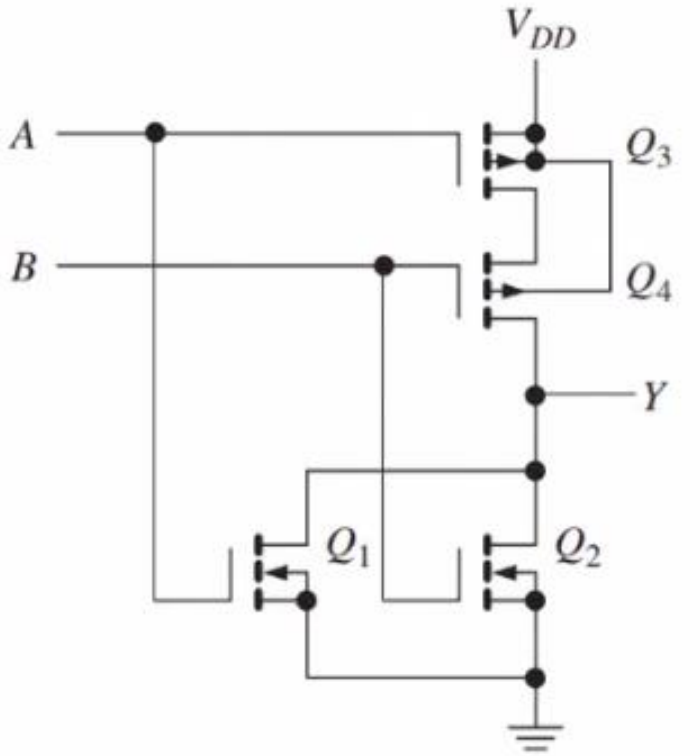
OR

$Y = \overline{A} + \overline{B}$

Inputs		Transistor state				Output
A	B	Q_1	Q_2	Q_3	Q_4	Y
0	0	ON	ON	OFF	OFF	1
0	1	ON	OFF	OFF	ON	1
1	0	OFF	ON	ON	OFF	1
1	1	OFF	OFF	ON	ON	0

خانوادهCMOS

- گیتNOR



$Y = \overline{A + B}$

OR

$Y = \overline{A}\,\overline{B}$

Inputs		Transistor state				Output
A	B	Q_1	Q_2	Q_3	Q_4	Y
0	0	OFF	OFF	ON	ON	1
0	1	OFF	ON	ON	OFF	0
1	0	ON	OFF	OFF	ON	0
1	1	ON	ON	OFF	OFF	0

خانوادهCMOS

- لایه اکسید در ماسفت ها آنقدر نازک است که به راحتی با تخلیه الکترواستاتیک می سوزند.
- آی سی های CMOS را در فوم رسانا یا در محفظه اصلی خودش نگه داری کنید.
- بر روی سطوح رسانایی کار کنید که به خوبی زمین شده باشند .
- تمام تجهیزات تست و لحیم کاری را زمین کنید .
- دستبند رسانا برای هدایت بار الکترواستاتیک ذخیره شده در دست به زمین بپوشید.
- زمانی که تغذیه آی سی ها خاموش است، سیگنال های ورودی را به آنها متصل نکنید.
- پین های استفاده نشده را به زمین یا تغذیه مثبت متصل کنید .
- زمانی که تغذیه مدار روشن است، آی سی ها را جایگذاری نکنید (بیرون نیاورید).

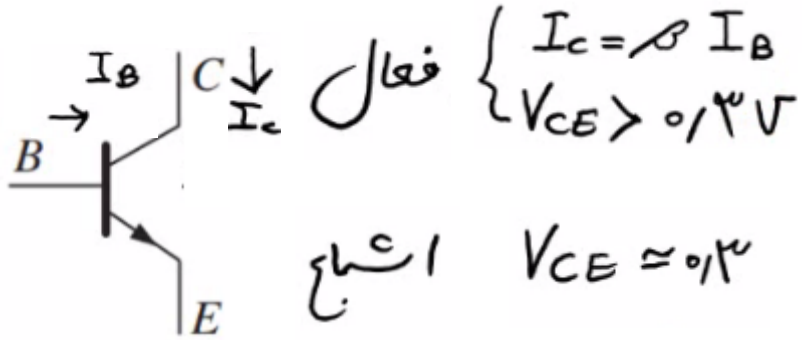
خانوادهECL

•Emitter-Coupled Logic (ECL)

•سرعت کاری خیلی بالاتری نسبت به TTL و CMOS دارد (تاخیر انتشار کمتر از ۱ نانوثانیه).

•در سیستم هایی که الزم است محاسبات با سرعت خیلی بالایی انجام شوند، کاربرد دارند. اما در مقابل CMOS و TTL اتلاف توان بیشتری دارند .

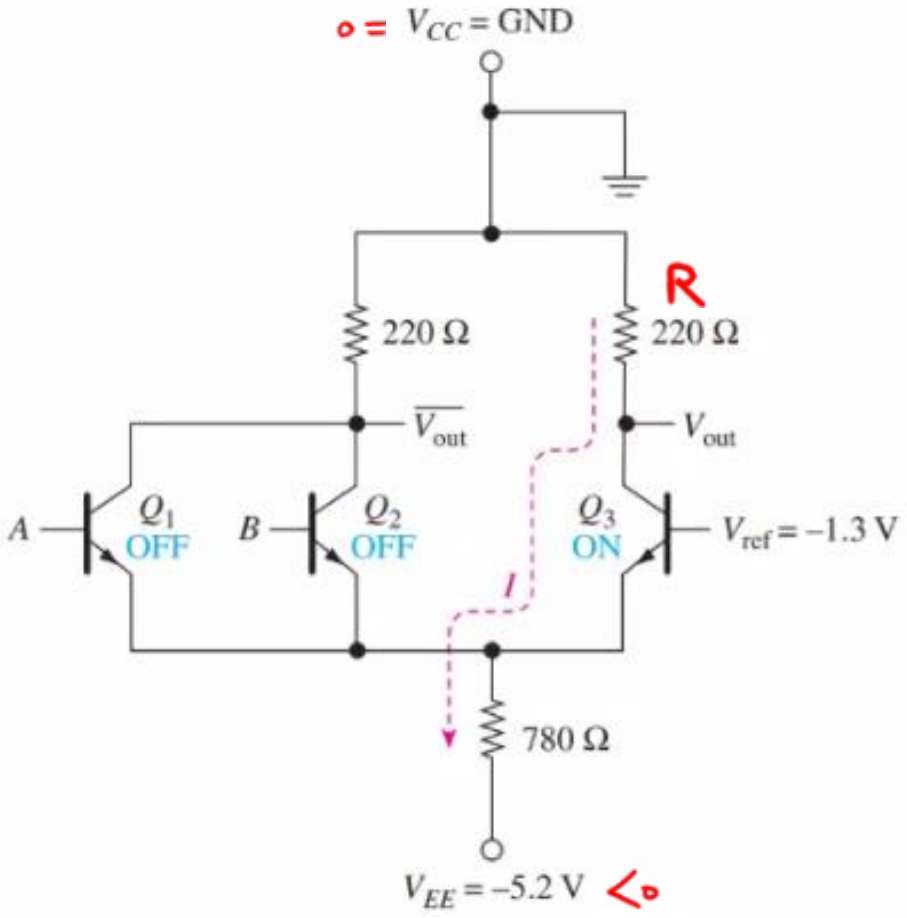
• ECLهیچ کدام از ترانزیستورها در ناحیه اشباع قرار نمی گیرند .



•سطح HIGH و LOW از روی مقایسه میزان رسانایی دو ترانزیستور در مد تفاضلی تعریف می شود .

Https://www.drisnet.com

خانوادهECL



- مدار داخلی گیت های OR/NOR
- ولتاژ مرجع آستانه بین LOW و HIGH را تعیین می کند.

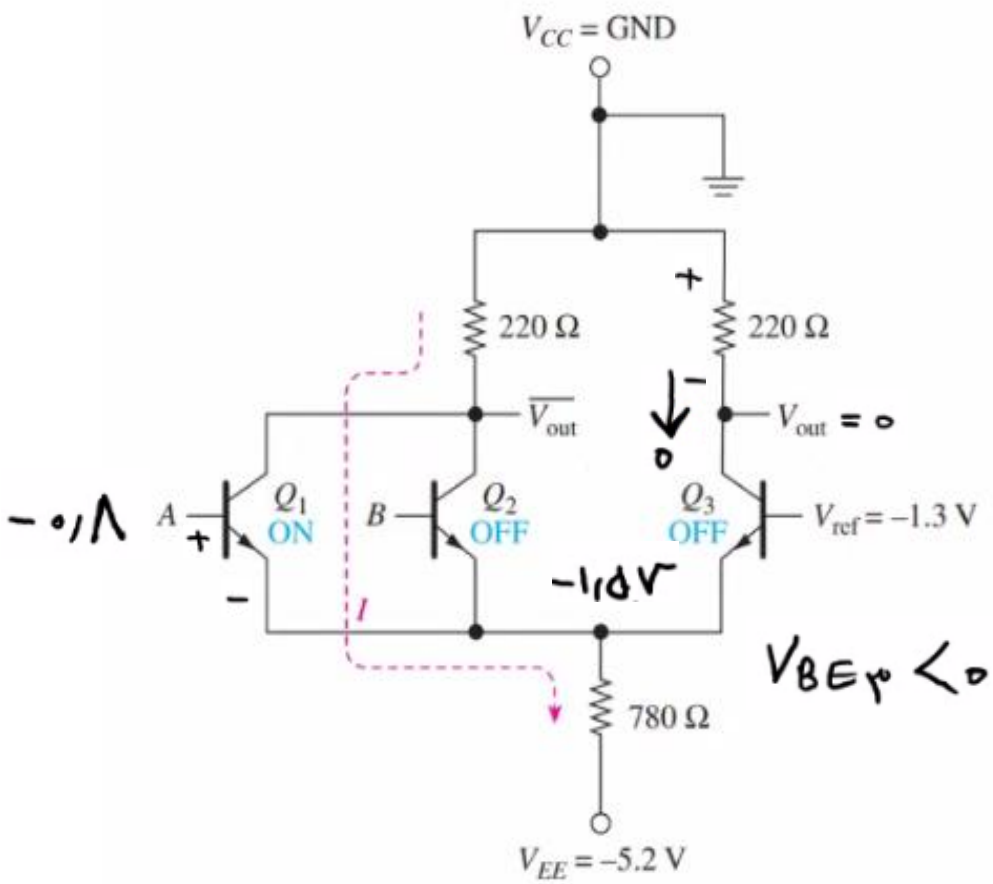
$$\text{Input } A = \text{LOW } (\leq -1.7\text{ V})$$
$$\text{Input } B = \text{LOW } (\leq -1.7\text{ V})$$
$$V_{out} = \text{LOW } (\leq -1.7\text{ V})$$

$$V_{out} = -RI$$

وزارت علوم، تحقیقات و فناوری
دانشگاه جیرفت

خانوادهECL

- مدار داخلی گیت هایOR/NOR



Input A = HIGH ($\geq$ –0.8 V)
Input B = LOW ($\leq$ –1.7 V)
V_{out} = HIGH ($\geq$ –0.8 V)

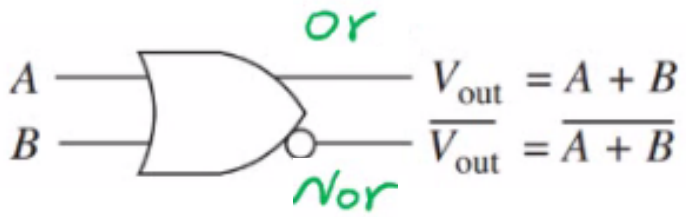
$$V_{out} = A + B$$
$$\overline{V_{out}} = \overline{A+B}$$

خانواده ECL

- سطوح ولتاژ منفی هستند و برای اتصال به سایر خانواده ها به رابط نیاز دارند .

- چون ترانزیستورها در ناحیه اشباع قرار ندارند، بار الکتریکی در خازن های داخلی آنها انباشته نمی شود و نتیجه سرعت سوئیچینگ ECL خیلی بیشتر از TTL و CMOS است .

- نماد گیت های ECL OR /NOR



Inputs		Outputs	
A	B	V_{out}	$\overline{V_{out}}$
0	0	0	1
0	1	1	0
1	0	1	0
1	1	1	0

≤ -۱٫۷۷ V

≥ -۰٫۸۷ V

مقایسه خانواده گیت های منطقی

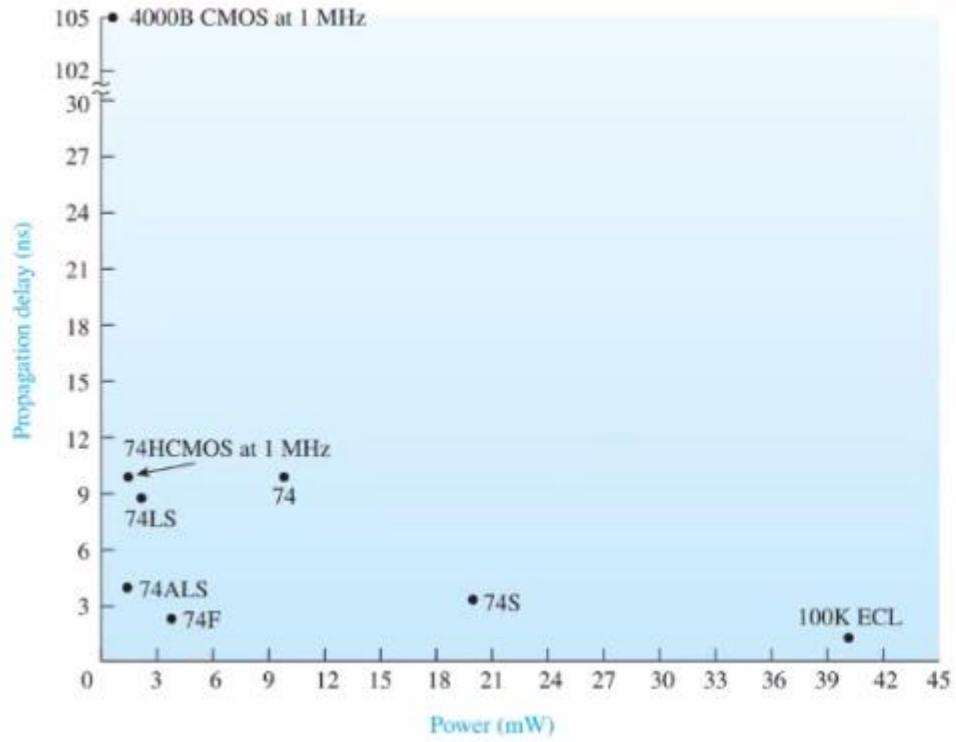
- از نظر سرعت کاری >> ECL، TTLو CMOS
- از نظر اتلاف توان >> CMOS، TTLو ECL

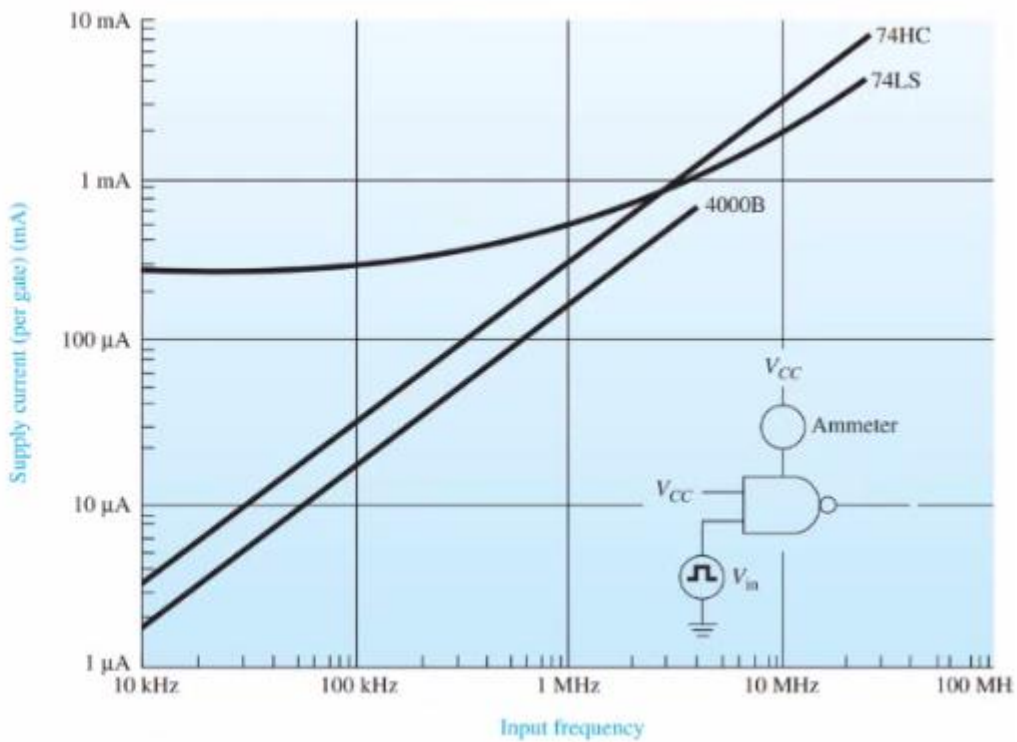
Family	Propagation Delay (ns)	Power Dissipation (mW)	Speed–Power Product pW-s (picowatt-seconds)
74	10	10	100
74S	3	20	60
74LS	9	2	18
74ALS	4	1	4
74F	2.7	4	11
4000B (CMOS)	105	1 at 1 MHz	105
74HC (CMOS)	10	1.5 at 1 MHz	15
74BCT (BiCMOS)	2.9	0.0003 to 7.5	0.00087 to 22
100K (ECL)	0.8	40	32

t_d P_D
۱۰۰ ۱
۱ ۱۰۰

مقایسه خانواده گیت های منطقی

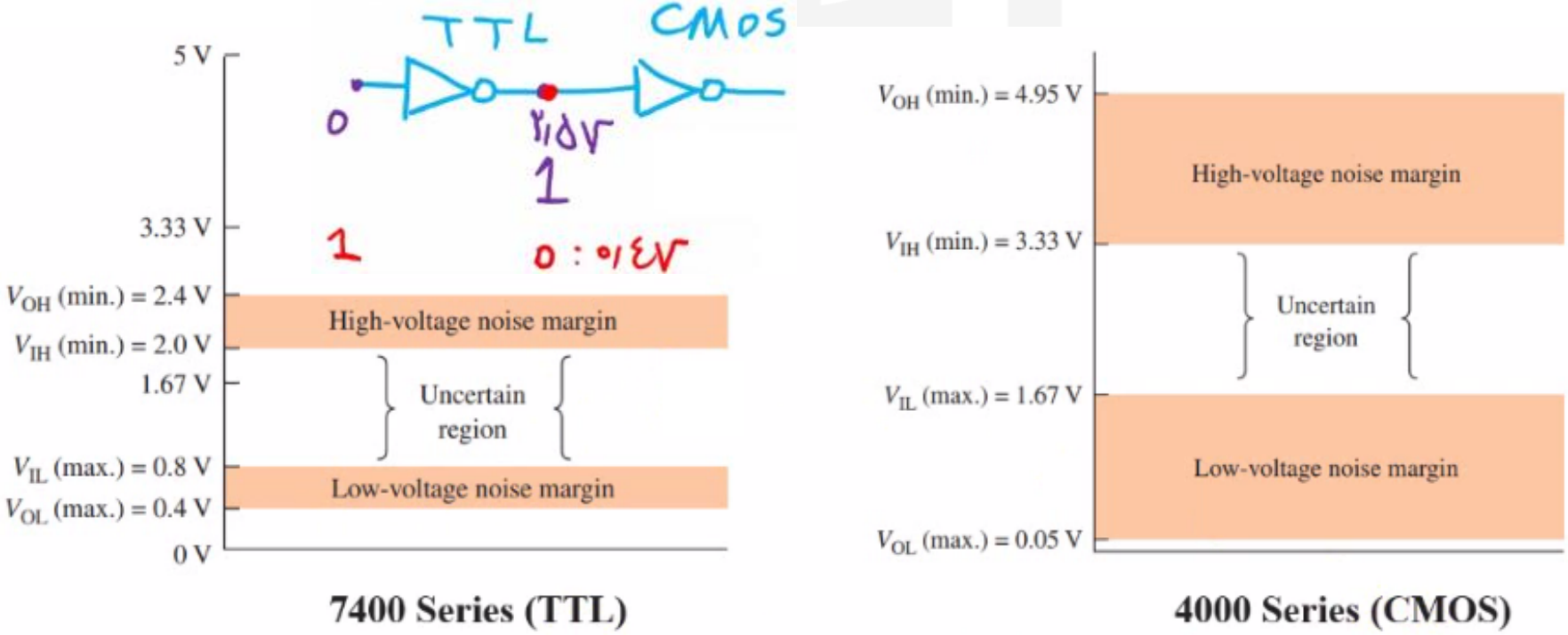
- در تکنولوژی های مختلف اغلب با افزایش فرکانس کاری توان تلفاتی هم بیشتر می شود.





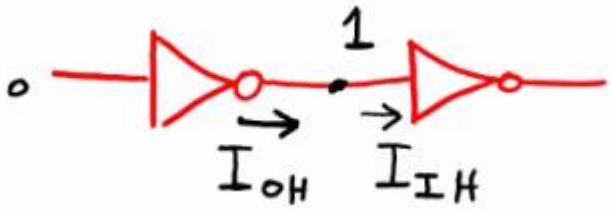
رابط خانواده های منطقی

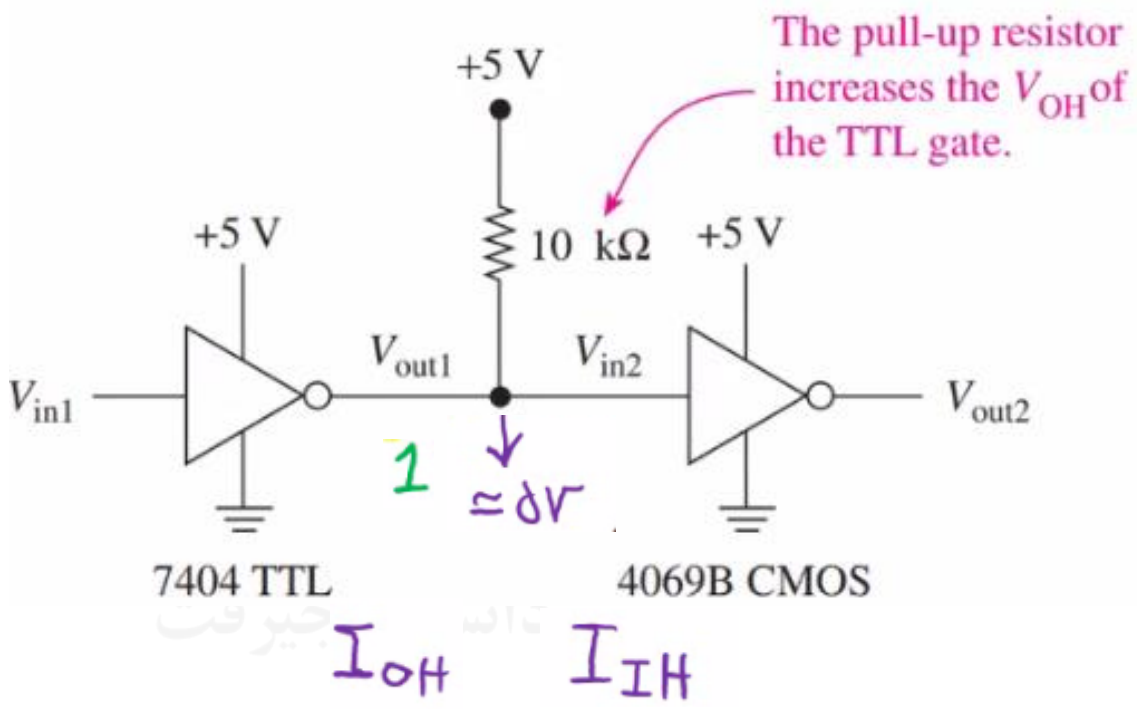
- گاهی اوقات الزم است گیت ها از خانواده های مختلف به هم متصل شوند .
- •ممکن است یک ورودی برای گیت های مختلف وضعیت منطقی مختلفی را نشان دهد .



رابط خانواده های منطقی

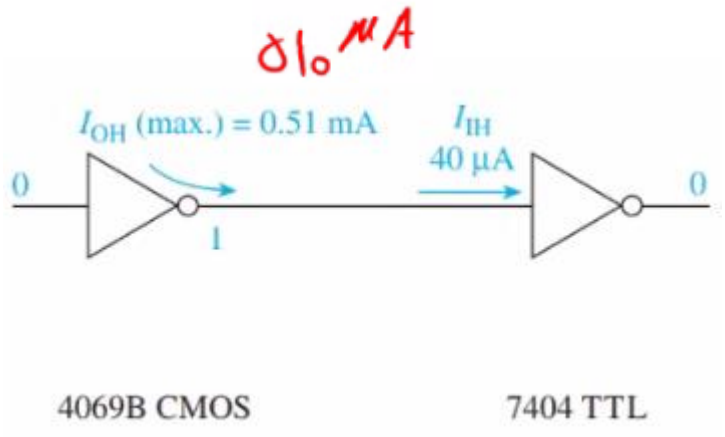
- برای اتصال TTL به CMOS می توان از مقاومت Up Pull استفاده کرد.
- علاوه بر سطوح ولتاژ، سطوح جریان هم باید رعایت شود .

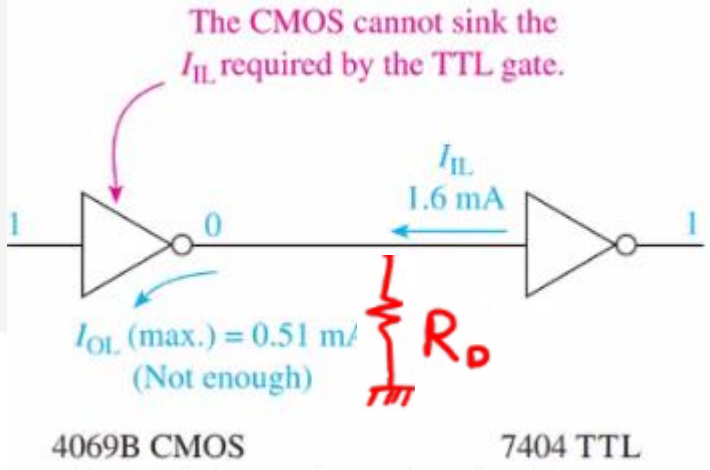




رابط خانواده های منطقی

- گیت های CMOS اغلب می توانند به صورت مستقیم به گیت های TTL متصل شوند.
- ولتاژ HIGH در CMOS نزدیک ۵ ولت و ولتاژ LOW هم نزدیک صفر ولت است.
- اما جریان سینک در خروجی گیت های CMOS محدود است .





وزارت علوم، تحقیقات و فناوری
دانشگاه جیرفت

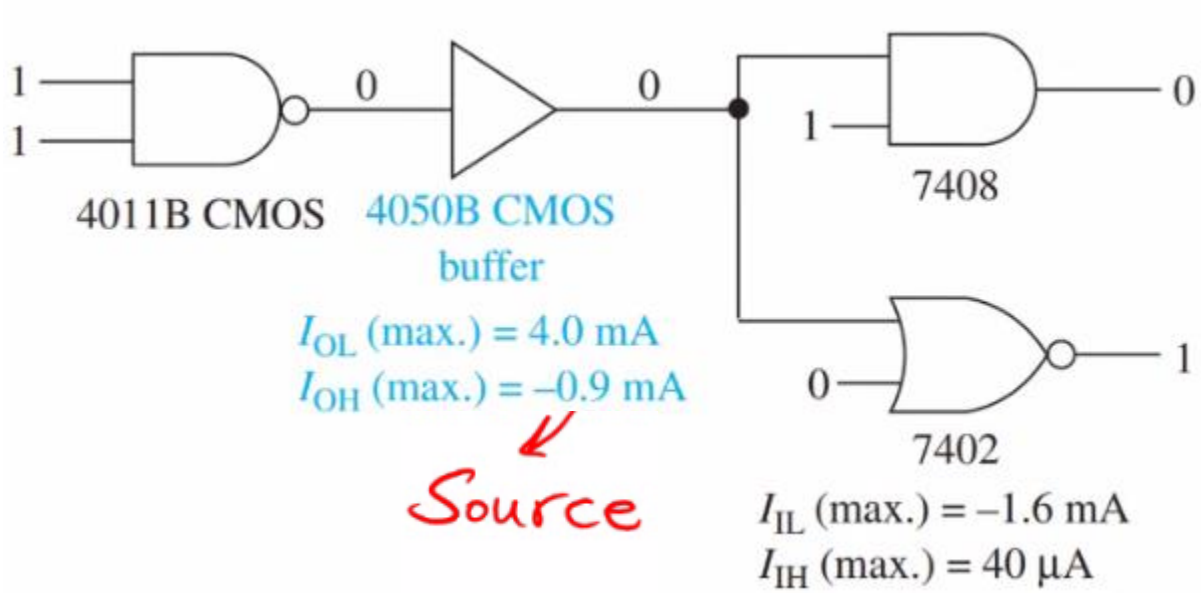
رابط خانواده های منطقی

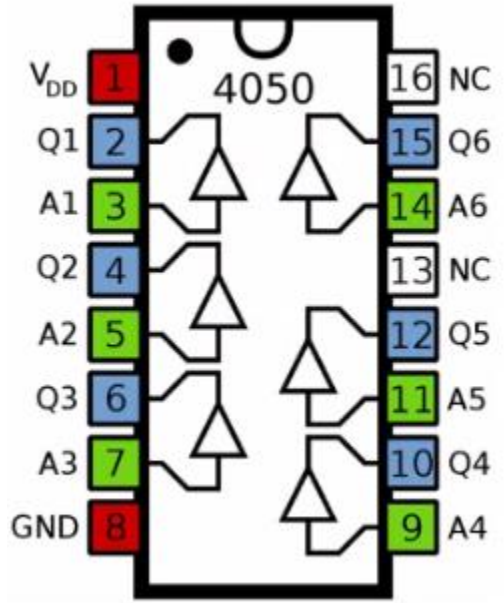
- گیت های CMOS اغلب می توانند به صورت مستقیم به گیت های TTL متصل شوند.
- ولتاژ HIGH در CMOS نزدیک ۵ ولت و ولتاژ LOW هم نزدیک صفر ولت است.
- اما جریان سینک در خروجی گیت های CMOS محدود است .

Parameter	4000B CMOS	74HCMOS	74HCTMOS	74TTL	74LSTTL	74ALSTTL
V_{IH} (min.) (V)	3.33	3.5	2.0	2.0	2.0	2.0
V_{IL} (max.) (V)	1.67	1.0	0.8	0.8	0.8	0.8
V_{OH} (min.) (V)	4.95	4.9	4.9	2.4	2.7	2.7
V_{OL} (max.) (V)	0.05	0.1	0.1	0.4	0.4	0.4
I_{IH} (max.) (μA)	1	1	1	40	20	20
I_{IL} (max.) (μA)	−1	−1	−1	−1600	−400	−100
I_{OH} (max.) (mA)	−0.51	−4	−4	−0.4	−0.4	−0.4
I_{OL} (max.) (mA)	0.51	4	4	16	8	4

رابط خانواده های منطقی

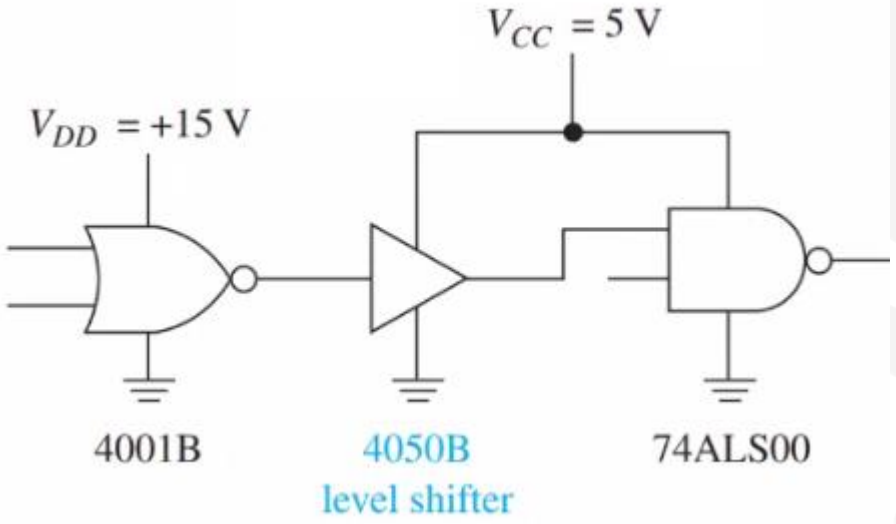
- آی سی های واسط ۴۰۵۰ و ۴۰۴۹





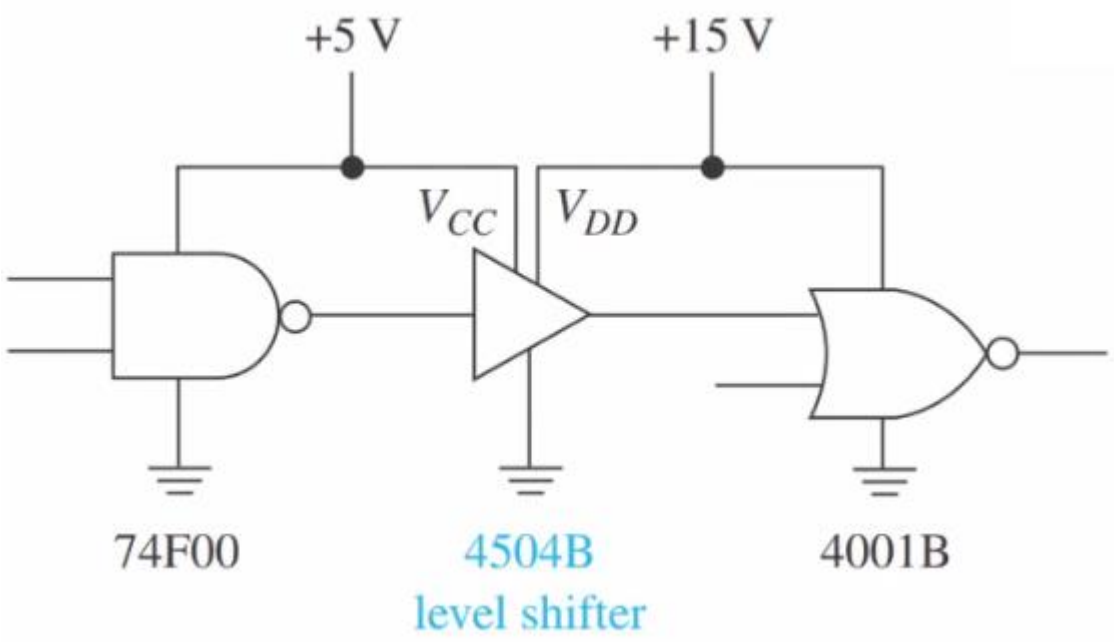
رابط خانواده های منطقی

- مشکل دیگر در اتصال گیت های خانواده های مختلف، تغذیه های متفاوت است.
- گیت های سری ۴۰۰۰ می توانند توسط ولتاژ ۳ تا ۱۵ ولت تغذیه شوند.
- گیت های ECL دارای تغذیه ۵.۲-ولت هستند .
- راه حل :استفاده از آی سی های تغییر سطح ولتاژ
- آی سی های ۴۰۵۰ و ۴۰۴۹
- آی سی بافر از تغذیه گیت دوم استفاده می کند،
- ولی ولتاژ ورودی آن از خروجی گیت اول است



رابط خانواده های منطقی

- تغییر سطح پایین به بالا توسط آی سی ۴۵۰۴ می تواند انجام شود .



رابط خانواده های منطقی

- در اتصال ECLبه (TTL) CMOSتغییر سطح ولتاژ ۰ تا ۵ ولت به ۰.۲ ۵- تا ۰ ولت مورد لازم هست .
- آی سی های ۱۰۱۲۵ و ۱۰۱۲۴